

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATIENT EDUCATIONAL SYSTEM

Patent Number: JP9016064
Publication date: 1997-01-17
Inventor(s): AISAKA KAZUO; MATSUO HITOSHI; OKAJIMA KENICHI
Applicant(s):: HITACHI LTD
Requested Patent: ☐ JP9016064
Application Number: JP19950160368 19950627
Priority Number(s):
IPC Classification: G09B7/02 ; A61G12/00 ; G06F17/60
EC Classification:
Equivalents:

Abstract

PURPOSE: To provide a patient educational system capable of clearly informing a patient of a doctor's educational instruction by a simple operation and improving system operability for both of a medical doctor and a patient and medical quality.

CONSTITUTION: The doctor gives the instruction of a medical care on a treatment instruction section 213 to the patient by using a window 200 in a doctor's terminal. When an educational instruction window 300 is opened by pushing an education button 220, a patient educational information list 320 accompanied by a medium information 330 and a priority information 340 is displayed. The content of the treatment instruction is copied on a treatment content section 310, and only the applicable information is displayed on the 320 from a database. The information selected from a selective input section 321 by the doctor is transmitted to a patient's terminal, the information is displayed on a video reproducing window only by simple operation by the patient.

Data supplied from the esp@cenet database - I2

最 高 血 圧 ± S E (mmHg)			
	投 与 群	対 照 群	差
投与0日目	232.6 ± 0.6		5.8
投与1日目	229.0 ± 6.8	223.2 ± 3.1	
投与4日目	209.4 ± 2.5	224.9 ± 2.8	-15.5 *
投与5日目	209.6 ± 4.2	228.1 ± 2.0	-18.5 *
投与6日目	206.1 ± 2.5	223.2 ± 3.1	-17.1 *
投与終了1日目	215.0 ± 2.5	220.3 ± 5.2	-5.3
投与終了2日目	214.9 ± 8.2	213.9 ± 1.5	1

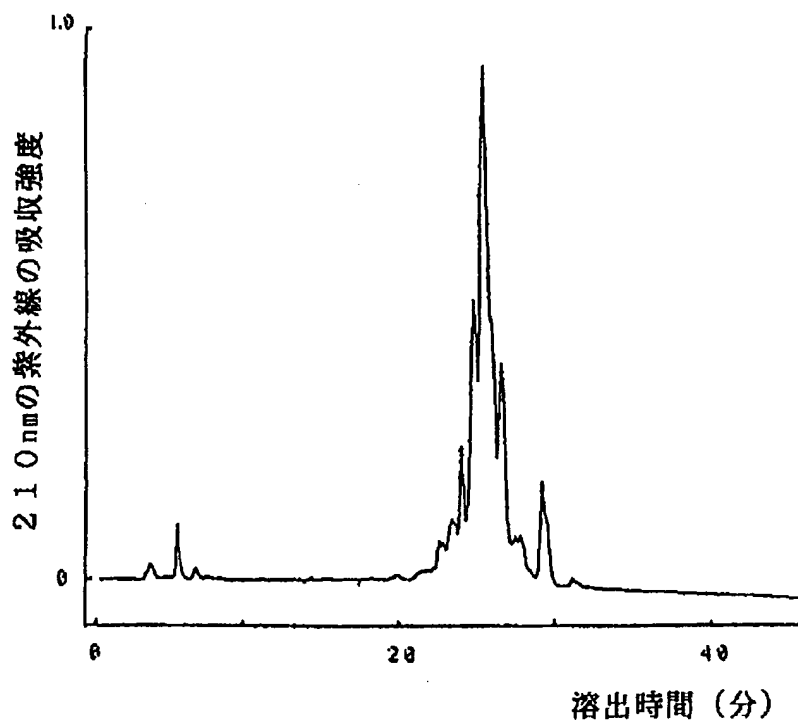
* 危険率1%で有意差あり

【0026】表3の結果より、本発明のペプチドは少量ずつ長期に摂取することによっても血圧を有意に降下させることが判った。また投与を中止すると徐々に血圧は上昇し、投与前の血圧にまで回復した。

【図面の簡単な説明】

【図1】実施例1における本発明の精製されたACE阻害ペプチドのHPLCによる分析結果を示すグラフである。

【図1】



⑫ 公開特許公報(A) 平4-16064

⑬ Int. Cl.⁵

H 04 N 1/40

識別記号

F

庁内整理番号

9068-5C

⑭ 公開 平成4年(1992)1月21日

審査請求 未請求 請求項の数 1 (全34頁)

⑮ 発明の名称 画像領域識別装置

⑯ 特 願 平2-118628

⑰ 出 願 平2(1990)5月10日

⑱ 発 明 者 小 林 真 治 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 ⑱ 発 明 者 佐 々 木 富 雄 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 ⑱ 発 明 者 小 幡 正 人 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 ⑲ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号
 ⑳ 代 理 人 弁 理 士 武 顕 次 郎 外1名

明 細 書

1. 発明の名称

画像領域識別装置

2. 特許請求の範囲

入力画像情報のうち、注目画素濃度情報と周辺画素濃度情報との濃度情報の差が、予め定められた値以上であるか否かを判別する複数の濃度差検出手段と、この複数の濃度検出手段により得られた検出信号を所定のタイミングで選択する選択手段と、この選択手段により選択された選択信号を参照し、この選択信号の二次元配列パターンと予め定められた記録ドットおよび非記録ドット検出パターンとを比較し、その結果を出力する記録ドットおよび非記録ドットの検出手段と、この検出手段の出力に基づいて入力画像情報が網点パターンか否かを識別する網点パターン識別手段とを備えたことを特徴とする画像領域識別装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、デジタル複写機、ファクシミリ、ス

キヤナなどに適用される画像領域識別装置に係り、特に入力画像の各領域が網点処理されたものか否かを自動的に識別する点に特徴のある画像領域識別装置に関する。

(従来の技術)

例えば、デジタル複写機においては、CCD(チャージ・カップルド・デバイス)イメージセンサ等を用いて原稿像を微小領域、即ち、画素ごとに読み取り、イメージセンサの出力に得られるアナログ電気信号をA/D(アナログ/デジタル)変換し、得られるデジタル信号に各種処理を施した後、その信号を記録装置に与えてコピー画像を得ている。

ところで、この種の装置に用いられる記録装置では、各記録画素ごとに濃度レベルを変えるのが難しいため、記録/非記録の二値的または多値的な記録を行うのが一般的である。しかしながら、原稿には写真等の中間調画像も含まれることがあるので、中間調画像を再現する必要がある。二値または多値記録を行う記録装置を用いて中間調表

現を行う方法としては、従来よりデイズ法、濃度パターン法、サブマトリクス法、誤差拡散法等々が提案されており、これらの方法を用いれば、中間調画像を再現できる。

ところが、中間調処理を行う場合、原稿像濃度が写真のように緩やかに変化する場合には比較的好ましいコピー像が得られるが、原稿像濃度が文字のように二値的に変化する場合には、コピー像の輪郭がぼけて文字が読みづらくなつたり、原稿地肌の汚れがコピー像に現れたりして、コピー品質が著しく低下する。

文字等の原稿像に対しては、中間調処理を行わずに、単純な二値または多値処理を行えば、好ましいコピーが得られる。従つて、中間調処理の有無を指定するスイッチを設ければ、原稿の種別に応じたオペレータの判断によつて、好ましいコピーモードが選択できる。

ところが、例えばパンフレットのように、1つの原稿中に、写真のような中間調画像と文字のような二値画像とが混在する場合もかなりある。こ

のような場合、二値または多値モードを選択すれば写真の品質が低下するし、中間調モードを選択すれば文字の品質が低下する。

ところで、この種のデジタル複写装置においてはもう1つの不都合がある。即ち、ラインセンサ等を用いて画像を小さな画素単位で読取る場合、原稿上の濃度変化に周期性があると、その周期（ピッチ）と画像読取センサの配列ピッチ（サンプリング周期）との干渉によつて、記録画像上にモアレが生じることがある。例えば、原稿において網点印刷が行われている場合、その画像上の濃度変化には周期性があるので、この濃度変化の周期と読取センサのサンプリング周期との干渉によつてモアレが生じる。

例えば、画像読取センサの分解能が400dpiの場合であれば、その分解能に近い密度の網点印刷、即ち、133線（約10.5画素/mm）～200線（約16画素/mm）の範囲の密度の場合に、読取信号にモアレが発生し易い。勿論、他の密度の場合でもモアレが発生するが、前記密度

の場合に特に発生が著しく、それによる信号の変動幅が大きい。

網点印刷自体は、一種の疑似中間調表現であり、画素単位の濃度変化は1/0（記録/非記録）の二値的なものである。網点印刷においては、網点のピッチ変化や網点の大きさの変化によつて画素集合の全体を見た場合の平均濃度を多段に変化させ、これによつて中間調濃度を表現している。従つて、モアレの問題を考えなければ、網点印刷の原稿像をコピーする場合には、信号を二値的に処理することにより、記録画像に網点画像を再現し、好ましいコピーを行うことができる。しかし実際には、特定の密度で網点印刷された原稿像に対しては、上述のようにモアレが発生するため、著しくコピー品質が低下する。

一方、画像読取信号を中間調処理して二値または多値信号に変換する場合、処理の過程で複数画素の濃度の平均化、しきい値レベルの変更等々を行うため、結果的にコピー画像にモアレが発生しないか、または影響が小さくなる。この場合、コ

ピー画像の濃度は網点によつて疑似中間調表現されるが、コピー上の網点は原稿上の網点を直接再現したものではなく、複写機特有の中間調処理によつて生成される網点である。

従つて、網点印刷された画像あるいはデジタル複写機によつて網点処理でコピーされた画像が原稿である場合には、画素単位では二値記録であるが、中間調処理を行う複写モードを選択する方が好ましい。

また前述のように、文字部は単純二値または多値、網点部はデイズ法等の中間調処理を行えばよく、そのため、領域分割を行う方法も考えられる。例えば、特開昭63-279665号公報に示されたように、網点領域を検出し、網点領域は中間調処理、その他は単純二値化をおこなえば、文字と網点写真部を良好な画像として出力させることができる。

特開昭63-279665号公報で示された網点領域検出方式では、入力画像情報の二次元配列パターンを予め定めたパターンと比較して、記録

ドットおよび非記録ドットの検出を行い、その検出結果に基づいて入力画像情報が網点パターンか否かを識別する。

網点処理された画像においては、記録ドット（例えば黒画素）と非記録ドット（例えば白画素）とが所定のピッチおよび間隔で交互に繰り返して配列されている。従つてある位置に存在する記録画素と、その周囲に存在する非記録画素とが所定の配列パターンである状態、またはある位置に存在する非記録画素と、その周囲に存在する記録画素とが所定の配列パターンである状態が繰り返して現れる場合には、その画素が網点処理されたものと見做し得る。つまり、注目画素を順次移動し、各々の注目画素について、それとその周囲の画素とでなる二次元領域の画像情報を、予め定めた記録ドット検出パターンおよび非記録ドット検出パターンと比較することにより、入力画像が網点パターンか否かを識別し得る。

しかしながら、網点処理された画像をイメージスキャナで実際に読み取ると、画像の濃度に応じ

て、読み取られた信号の画像パターンが大きく変わり、網点の識別に誤りを生じることが多い。即ち、網点印刷においては、濃度を所定小領域内の網点状記録ドットの面積の大小で表現しているので、画像濃度が変わると、網点の形状が大きく変わる。特に網点濃度が50%の近傍にあると、網点を構成する記録ドット（例えば黒画素）または非記録ドット（例えば白画素）が隣同士つながつて連続的になることがあるので、このような場合には、黒ドットと白ドットのいずれも検出できないことが多い。

画像情報を記録画素レベルと非記録画素レベルとに二値化する際のしきい値レベルを調整すると、網点濃度が50%の場合の識別エラーを減少できる。しかしその場合、網点濃度が50%より高い場合または低い場合に識別エラーが増加する。

そこで、少なくとも2種類のしきい値を設定し、記録ドットを検出する回路と非記録ドットを検出する回路とで、互いに異なるしきい値で二値化された画像情報を参照し、記録ドットの検出結果と

非記録ドットの検出結果の両者に基づいて網点パターンを識別する。

網点画像の場合、イメージスキャナで読み取られた信号は、一般に第14図に示すようになる。これをみると、信号の山の高さ、谷の深さおよびデューティが、濃度に応じて変化しているのが分かる。

ここで、濃度レベルが50%の信号に着目すると、画像の位置によつて、信号の山の高さおよび谷の深さが変化しているのが分かる。

濃度50%の信号をしきい値 TH_1 で二値化する場合、最初の部分Paでは、山が TH_1 より大きく谷が TH_1 より小さいので、二値化された信号には、山が記録画素、谷が非記録画素として現れ、後の部分Pbでは、山と谷のいずれも TH_1 より大きいので、二値化された信号には、非記録画素は現れない。即ち、 TH_1 で二値化すると、最初の部分Paでは、記録画素と非記録画素の配列パターンから網点（記録ドット）を検出可能であるが、後の部分Pbからは網点を検出できない。

また、この信号をしきい値 TH_2 で二値化する場合、最初の部分Paでは、山と谷のいずれも TH_2 より小さいので、二値化された信号には記録画素が現れず、後の部分Pbでは、山が TH_2 より大きく谷が TH_2 より小さいので、二値化された信号に、山が記録画素、谷が非記録画素として現れる。従つて、 TH_2 で二値化すると、最初の部分Paからは網点を検出できないが、後の部分Pbでは、記録画素と非記録画素との配列パターンから網点（非記録ドット）を検出し得る。

つまり、記録ドットで構成される網点を検出する場合にしきい値 TH_1 を利用し、非記録ドットで構成される網点を検出する場合にしきい値 TH_2 を利用すれば、濃度が50%の網点画像であつても、記録ドットと非記録ドットのいずれか一方の網点は検出される。濃度が20%のように低い場合には、しきい値 TH_1 により記録ドットの網点を検出されるし、濃度が80%のように高い場合には、しきい値 TH_2 により非記録ドットの網点を検出される。

〔発明が解決しようとする課題〕

しかしながら上記従来技術では、網点のモアレのため、網点部の記録ドット部と非記録ドット部がドットとして出ない場合等、網点と見做すことはできなく、さらにノイズ等にも弱い。例えば、濃度の低い孤立点ノイズ等でも網点として見做しやすくなるため、誤検出が多いという欠点があった。

また、所定領域 $n \times m$ のマトリクス領域内に1個以上の網点が存在していれば、 $n \times m$ のマトリクス内を網点ブロックと見做していたが、 $n \times m$ のマトリクス内に1個以上とした場合、例えば文字の一部分や地肌の汚れを一つのドットとして検出し、それを網点領域とし誤判定することが多い。

さらに、網点ブロック（1個以上の網点が存在していた場合）の単位ごとに主走査2個、副走査2個の、 2×2 の網点ブロック領域で3個以上網点とした場合、 2×2 の網点ブロックを網点エリアとしていたが、上述のごとく文字の一部分や地肌の汚れを一つのドットとして検出してしまい、

度情報と周辺画素濃度情報との濃度情報の差が、予め定められた値以上であるか否かを判別する複数の濃度差検出手段と、この複数の濃度検出手段により得られた検出信号を所定のタイミングで選択する選択手段と、この選択手段により選択された選択信号を参照し、この選択信号の二次元配列パターンと予め定められた記録ドットおよび非記録ドット検出パターンとを比較し、その結果を出力する記録ドットおよび非記録ドットの検出手段と、この検出手段の出力に基づいて入力画像情報が網点パターンか否かを識別する網点パターン識別手段とを備えることにより達成される。

〔作用〕

注目画素濃度情報と周辺画素濃度情報との濃度情報の差が予め定められた値以上かどうかを判別し、所定のタイミングで選択された信号の二次元配列パターンと記録ドットおよび非記録ドット検出パターンとの比較結果に基づいて入力画像情報が網点パターンか否かを識別する。

〔実施例〕

それを網点領域に誤判定する場合があります、改良すべき点があつた。

また、従来技術では、網点のモアレのため網点部の記録ドット部と非記録ドット部がドットとして出ない場合等、網点と見做すことはできなく、さらにノイズ等にも非常に弱い。例えば、濃度の低い孤立点ノイズ等でも網点と見做しやすくなるため誤検出が多いという欠点があつた。

また従来、主、副走査方向に同一のピッチ、大きさの網点原稿を読み取つた際、そのシステムの読み取り手法や読み取り特性にもよるが、主走査方向と副走査方向の読み取り濃度振幅（MTF）は一般的に異なってくる。また網点識別パターンの形状にもよるが、 45° 方向のライン等を含んだ領域を誤認識しやすい等の不具合を発生する。

本発明は上記従来技術の欠点を解消し、網点領域の検出率の向上と、網点領域外の誤検出の低減を図ることを目的とする。

〔課題を解決するための手段〕

上記目的は、入力画像情報のうち、注目画素濃

以下、本発明の実施例を図面を参照して説明する。

第2図に、本発明を実施する一形式のデジタル複写機の機構部の構成を示す。第2図を参照すると、この複写機は、装置上方に配置されたスキヤナ1と装置下方に配置されたプリンタ2で構成されている。

26が、原稿を載置するコンタクトガラスである。スキヤナ1は、コンタクトガラス26上に載置される原稿の像を走査しながら読み取る。副走査は機械的であり、電気モータMTの駆動によつて、スキヤナに備わつたキャリッジが第2図の左右方向に移動する。原稿からの反射光が、各種ミラーおよびレンズを介して、固定された像読取センサ10に結像される。像読取センサ10は、CCDラインセンサであり、第2図においては紙面に垂直な方向に、5000個の読取セルが1列に配列されている。この例では、コピー倍率が1.0のときに原稿像の1mmあたり16画素の分解能になる。主走査は、この像読取センサ10の内部

に備わるCCDシフトレジスタによつて電氣的に行われる。主走査の方向は、読取セルの配列方向、即ち、第2図においては紙面に垂直な方向である。原稿像をスキヤナ1で読み取つて得られる信号は、各種処理を施された後、プリンタ2に送られる。プリンタ2では、その信号に応じて二値的に記録を行う。

プリンタ2には、レーザ書込ユニット25、感光体ドラム3、帯電チャージャ24、現像器12、転写チャージャ14、分離チャージャ15、定着器23等々が備わっている。このプリンタ2は、従来より知られている一般のレーザプリンタと比べて格別に異なる部分はないので、動作だけ簡単に説明する。

感光体ドラム3は、第2図においては時計方向に回転する。そしてその表面が、帯電チャージャ24の付勢によつて一様に高電位に帯電する。この帯電した面に、記録する画像に応じた二値信号によつて変調されたレーザ光が照射される。レーザ光は、機械的な走査によつて、感光体ドラム3

上を主走査方向に繰返し走査する。感光体ドラム3の帯電した面は、レーザ光の照射を受けると電位が変化する。従つて、レーザ光の変化、即ち、記録する像に応じた電位分布が、感光体ドラム3の表面に生じる。この電位分布が静電潜像である。この静電潜像が形成された部分が、現像器12を通ると、その電位に応じてトナーが付着し、静電潜像がトナー像、即ち、可視像に現像される。この可視像は、給紙カセット4または5から感光体ドラム3に送り込まれる転写紙に重なり、転写チャージャ14の付勢によつて転写紙に転写する。像が転写された転写紙は、定着器23を通つて排紙トレイ22に排紙される。

第3図に、第2図のデジタル複写機の電気回路の構成を示す。第3図を参照すると、スキヤナ1には、像読取センサ10、走査制御部20、増幅器30、A/D(アナログ/デジタル)変換器40、中間調処理部55、2値化処理部65、領域判定部70、操作制御部80、出力制御部90、モータドライバMD等々が備わっている。

走査制御部20は、プリンタ2との信号のやりとり、主走査制御、副走査制御および各種タイミング信号の生成を行う。各種タイミング信号は、走査タイミングに同期するように生成される。各種状態信号、プリントスタート信号、コピー倍率信号等々が、プリンタ2から走査制御部20に送られる。走査制御部20は、走査同期信号、状態信号等々をプリンタ2に送出する。モータMTを駆動することにより、スキヤナ1を機械的に走査し副走査を行う。

像読取センサ10は、一般のCCDラインセンサと同様に、多数の読取セル、CCDシフトレジスタ等々を備えている。走査制御部20が副走査同期信号を出力すると、像読取センサ10の多数の読取セルに蓄積された信号が、CCDシフトレジスタの各ビットに一気に転送される。その後、主走査パルス信号に同期して、CCDシフトレジスタの信号シフトが行われ、該レジスタに保持された画像信号が、シリアル信号として、1画素分ずつその出力端子に現れる(第3図のa:以下、

画像信号から生成される信号は括弧でくくつて示す)。

増幅器30は、画像信号(a)の増幅、ノイズ除去等々を行う。A/D変換器40は、アナログ画像信号を6ビットのデジタル信号に変換する。なお、図面には示されていないが、A/D変換器40で得られたデジタル信号は、シェーディング補正、地肌除去、白黒変換等々の従来より知られている各種画像処理を受けた後で6ビット、即ち、64階調のデジタル画像信号(b)として出力される。このデジタル画像信号(b)は、メディアンフィルタ50、MTF補正部60に印加される。

メディアンフィルタ50で処理されたデジタル画像信号(c)は、中間調処理部55へ印加される。この中間調処理部55は、6ビットのデジタル画像信号(c)をサブマトリクス法によつて中間調情報を含む二値信号(e)に変換する回路である。

サブマトリクス法による中間調処理を行う回路は公知であり、この実施例においては特別な回路

を用いていないので、具体的な構成および動作は省略する。なお、サブマトリクス法以外に、ディザ法、濃度パターン法による中間調処理を行つてもよい。

また、メディアンフィルタ50は、 $n \times m$ のマトリクス内の画像情報を平滑化させ、前述したような網点画像のモアレを低減する効果を持つため必要となる。またメディアンフィルタ50に関する回路も公知であり、この実施例においては特別な回路を用いていないので、具体的な構成および動作は省略する。

さらに、MTF補正部60で処理されたデジタル画像信号(d)は、二値化処理部65、領域判定部70へ印加される。二値化処理部65では、MTF補正された入力画像信号を予め定められた固定しき値レベルと比較し、それらの大小に応じた二値信号(f)を出力する。従つて、ここで行う処理は単純な二値化処理であり、信号(f)には、原稿像の中間濃度の情報は含まれない。

また、ここで中間調処理部55および二値化処

理部55が出力する二値画像信号(e)、二値化処理部65が出力する二値画像信号(f)または所定レベルの信号(白レベル)を、選択的に出力する。この信号(a)がプリンタ2に記録信号として与えられる。プリンタ2は、この二値信号に応じてレーザ光を変調し、記録を行う。

第1図に、第3図に示す領域判定部70の構成を示す。なお、この図は網点領域検出ブロック図でもある。

第1図の入力画像データDaは、前述した第3図のMTF補正部60からの補正データ(d)と同じである。

領域判定部70へMTF補正信号を入力させるのは、第4図に示すごとく入力データのままである。CCDピッチと網点とのピッチの位相差で網点を解像しない場合があるからである。

つまり、第4図の濃度20%では、入力原稿網点濃度で濃度の高い網点と濃度の低い網点があり、濃度50%では中間濃度部に網点の濃淡が現れるが、ここでも網点の濃淡の比が大きい場合と小さ

い場合があり、さらに濃度80%では、網点の白の核の部分の濃度が薄い場合または濃い場合もある。

後述するように、本実施例では、網点かどうかの判定基準を設けるうえで、この網点の黒の核または白の核が存在しているか否かにより判定しているため、網点の濃度情報が非常に重要なポイントとなっている。

そのため本実施例では、入力データに、予め定められたMTFの補正を行うことを第1の特徴とする。

つまり、前述したように、入力網点ピッチとCCD10の読取ピッチの位相差によつて生じる、網点の核濃度と周辺濃度の差が余りない場合も想定し、MTFの補正をかけ、第4図(b)のMTF後のデータに示すように、網点の核濃度と周辺濃度の濃度差を拡げることにより、後述の網点検出をし易くし、検出精度の向上を図る。

また、第5図はMTFの補正の一例であり、主、副走査時、 3×3 のマトリクス内に対応する画素

領域判定部70は、後述するように、原稿画像が網点情報を含むか否かを判定する回路であり、その判定結果に応じた二値信号(g)を出力制御部90に出力する。

操作制御部80は、操作ボード上のモードキーの操作に応じたモード信号(i)を出力制御部90に与える。

出力制御部90は、操作制御部80から与えられるモード信号(i)と領域判定部70から与えられる二値信号(g)とに応じて、中間調処理部

に対し、図に示すような重み係数により補正を行う。

なお、この係数は一例であり、他の係数でもよく、またモード倍率等により変更可能なものとする。

第5図に示されたMTF係数を設定するためのブロック図を第6図に示す。図において、61a、61cは、FIFO（ファーストイン・ファーストアウト）メモリであり、主走査方向、1ライン遅延用であり、2個使用しているため、2ラインの遅延を実現させ、現ラインと合わせ、3ラインデータを同一時間軸上に存在させる。また、F/F（フリップ・フロップ）61b、61d、61e、61fにより各ラインの主走査方向遅延を実現させている。

この構成により、第5図に示されたマトリクスの係数に対応する画像データが、同一時間軸上に存在し得る。

つまり、第5図のM1に対応する画像データは第6図bであり、M2に対応する画像データは

第6図aであり、M3に対応する画像データは第6図cであり、M4に対応する画像データは第6図eであり、M5に対応する画像データは第6図dである。

また、論理回路61gでaとbのデータの和 $a + b$ 、論理回路61hでdとeのデータの和 $d + e$ 、論理回路61iで $(a + b)$ と $(d + e)$ の和 $(a + b + d + e)$ を実現し、論理回路61kでcと1ビットシフト入力して2倍にした $2c$ との和 $3 \times c$ を実現し、さらに、 $(a + b + d + e)$ を反転回路61jを通し、論理回路61kで $-(a + b + d + e)$ を1ビットシフト入力して $-(a + b + d + e) / 2$ と $3 \times c$ の和を取ることによって $3 \times c - (a + b + d + e) / 2$ を得て（論理回路61l）、第5図の係数による、MTFの補正を実現している。この $3 \times c - (a + b + d + e) / 2$ が、第3図のMTF補正部60のd出力となり、領域判定部70へ入力される。

後述する領域判定部70では、MTF補正信号dに基づき注目画素の濃度と、周辺画素の濃度の

濃度差による濃度パターンマッチング法を述べているが、特開昭63-279665号公報のように、入力画像情報を、あるしきい値で二値化し、二値化後の信号による入力画像情報でも、MTFの補正信号を入力させることにより、前述のごとく網点の濃度振幅は広がり、濃度差を検出しやすい。また二値化する上でも、黒ドット、白ドットを出力しやすくなる効果がある。

第1図に基づき網点領域検出について述べる。各ブロックの詳細説明は後述するため、ここでは概略を説明する。

まず、網点かどうかを判定するため、画像データのあるエリアを同一時間軸上に存在させることが必要となる。

なお、ここでスキヤナ2の主走査方向を示すためにXの信号を用い、副走査方向を示すためにYの信号を用いる。よつて、Y方向遅延回路71およびX方向遅延回路72により、あるエリアを同一時間軸上に存在させる。

また、次段の白レベル検出回路73a、73b、

黒レベル検出回路74a、74bは、網点の白の核または黒の核を検出するもので、注目画素が網点の核かどうかを判定するため、周辺画素との濃度差を検出し、ある一定以上の濃度差があれば、白または黒の網点の核とする。ここで、白レベル検出回路73、黒レベル検出回路74は複数存在し、白または黒の網点の核へのし易さが各々異なっている通常網点画像領域は、一定以上の領域の広さを持つていることより、一度網点エリアとしたら、次からは白または黒の網点の核と検出し易くすることで網点エリアの検出し易くし、誤検出の防止を図っている。これは、第1、第2の白レベル検出、第1、第2の黒レベル検出の各々の出力をセレクタ79、80に入力し、上記タイミングでその出力を切換えることにより達成される。

次に、セレクタ79、80の出力を基に定められた規定のパターンと一致しているかどうかの判定をパターンマッチング回路75で行い、網点の検出を行う。

そして、定められた $n \times m$ のエリアに網点が1

個以上存在する場合、 $n \times m$ のエリアを網点ブロックとする網点ブロック検出回路(1)76と、 $n \times m$ のエリアに網点が2個以上存在する場合、 $n \times m$ のエリアを網点ブロックとする網点ブロック検出回路(2)77とを設け、さらに網点ブロックの複数ブロックのうちで2点以上網点検出ブロック、1点以上網点検出ブロック、網点が存在しないブロックが、ある一定の割合で存在しているとき、前述の複数網点ブロックを網点エリアにする網点エリア検出回路78を設ける。

Y方向遅延回路71について説明する。

Y方向遅延回路71は第7図に示すように、メモリ101~104にて構成される。なお、この回路は一例であり、パターン・マッチングに使用するパターンの最大サイズにより回路は異なる。また第8図にはタイミングを示す。以下これらを用いてY方向遅延回路71について説明する。

まず、第9図を用いてタイミング関係を制御する制御信号について説明する。図中Aは原稿を表しており、制御信号は副走査方向(Y方向)の有

効原稿幅を表す信号FGATE、主走査方向(X方向)の有効原稿幅を表す信号LGATE、主走査方向の読み取りの同期を取る信号LSYNC、および図には示していないが、システム全体の基準信号CLKからなる。つまり図において原稿情報はLSYNCに同期して主走査方向に1ラインずつ読み取られ、FGATE、LGATEがともに"H"のとき有効データとなる。そして読み取られた画像データはCLKに同期して1画素ずつCCD10から出力される。

第8図において、FGATEが"H"になった後、最初のLSYNCに同期して読み取られた画像データは、LGATEが"H"の期間を1ライン目の有効画像データ D_1 としてCLKに同期して1画素ずつメモリ101に記憶される。そして次のLSYNCに同期して得られた2ライン目の画像データ D_2 は、やはりメモリ101に記憶されるが、その際に、既にメモリ101に記憶されていた1ライン目の画像データ D_1 はCLKに同期して、1画素ずつメモリ102に1ライン分遅

延された画像データとして記憶される。

以下3ライン目、4ライン目……と走査して画像データ D_3 、 D_4 ……を得ると、メモリ103、104で遅延していき、5ライン目を読み取ったときに、メモリ101~104の各出力は、メモリ104の出力が D_1 、メモリ103の出力が D_2 、メモリ102の出力が D_3 、メモリ101の出力が D_4 となり、これと現在読み取った5ライン目の画像データ D_5 と合わせて5ライン分の画像データが同一時間に得られる。

次にX方向遅延回路72について説明する。

X方向遅延回路72は第10図に示すように5つのブロックからなり、各ブロックがそれぞれ5個のフリップ・フロップ群(111~115、116~120、121~125、126~130、131~135)にて構成される。なお、この回路は一例であり、パターン・マッチングに使用するパターンの最大サイズにより回路は異なる。各ブロックは、それぞれY方向遅延回路71により得られた5ライン分の画像データ $D_{5,1}$ ~ $D_{5,5}$ を処

理するものであり、同じ動作をするので画像データ $D_{5,i}$ を処理するブロックについてのみ説明する。また第11図には回路の動作のタイミングを示す。以下これらの図を用いてX方向遅延回路72について説明する。

第11図において、5ライン目の画像データを読み取ると、メモリ104からCLKに同期して、1画素ずつ1ライン目の画像データ $D_{1,1}$ が出力される。そして、1ライン目の1画素目の画像データ $D_{1,1}$ がフリップ・フロップ111に入力されると、フリップ・フロップ111にラッチされ、その値が記憶される。そして2画素目の画像データ $D_{1,2}$ が入力されると、フリップ・フロップ111はその値を記憶するが、その際既に記憶していた1画素目の画像データ $D_{1,1}$ はCLKに同期して、1画素分遅延されたデータとしてフリップ・フロップ112に記憶される。

以下、3画素目、4画素目……の画像データ $D_{1,3}$ 、 $D_{1,4}$ ……が入力されると、フリップ・フロップ113~115で遅延していき、6画素目の画像

データが入力されると、フリップ・フロップ111～115の各出力は、フリップ・フロップ115の出力が D_{1-1} 、フリップ・フロップ114の出力が D_{1-2} 、フリップ・フロップ113の出力が D_{1-3} 、フリップ・フロップ112の出力が D_{1-4} 、フリップ・フロップ111の出力が D_{1-5} となり、これと現在入力されてきた6画素目の画像データ D_{1-6} と合わせて、同一ライン内の6画素分の画像データが同一時間に得られる。

従つて、5つのブロックを合わせると第12図に示すように5ライン×6画素、合計30画素分の画像データ $D_{c1} \sim D_{c30}$ が同一時間に得られる。

X方向遅延回路72より5ライン×6画素、合計30画素の画像データ $D_{c1} \sim D_{c30}$ が得られるが、このうちの数画素を用いてパターン・マッチングを行い、網点を検出する。

第13図(a)～(e)は、パターン・マッチングに使用するパターンの例であり、それぞれ丸印を付けた画素 D_{c1} が現在注目している注目画素であり、実線の四角形で囲まれた画素が周辺画素となる。

面積の黒の面積比率が高い場合、白の核が存在しており、濃度の低い、つまり白の面積比率が高い場合、黒の核が存在し得る。

ここで、網点検出を行う上で第14図に示すごとく網点画像の入力データを、複数のスレッシユレベルで二値化し、その各々の二値化パターンが、網点パターンとマッチングしているか否かにより、網点の検出を行うパターンマッチングでは第15図に示すごとく、二値化スレッシユレベル周辺の文字、線画情報は、画像自体の濃度ムラ、搬送ムラ等による機械的ノイズ、照明および前述したCCD10のピッチムラ等により、文字、線画濃度情報は均一ではなく、入力画像の濃度のムラが生じ、二値化後のデータは黒の途切れが発生してしまう。この黒の途切れが網点パターンとマッチングすれば、誤検出となる。

つまり本実施例においては、上記欠点を補正するものであり、多少の濃度ムラが生じて、濃度差レベルは網点に比較し、十分小さいものであるため、ある程度の濃度差を、注目画素と周辺画素

例えば、同図(a)のパターンにおいては、注目画素は D_{c1} であり、周辺画素は $D_{c2} \sim D_{c3}$ 、 D_{c7} 、 D_{c12} 、 D_{c13} 、 D_{c18} 、 D_{c19} 、 D_{c24} 、 $D_{c26} \sim D_{c29}$ の14画素である。そしてパターン・マッチングは注目画素と周辺画素の関係が、

(i) 注目画素の濃度が全ての周辺画素の濃度よりもある一定の濃度以上高い場合、

(ii) 注目画素の濃度が全ての周辺画素の濃度よりもある一定の濃度以上低い場合、

をパターンにマッチしていると見做して、その注目画素を網点として検出する。なお、上述のある一定の濃度を以下重みと呼ぶ。

第16図に20%、80%の濃度の網点と各網点を簡単にするためAの部分で一次的に見た場合の濃度分布を示す。そして上記(i)の場合には第16図中①の部分、つまり網点そのものを網点として検出し、上記(ii)の場合には第16図中②の部分、つまり網点と網点で囲まれた部分を網点として検出する。

上記のごとく網点は、濃度の高い、つまり一定

に持たせた濃度差パターンマッチングにより、上記欠点を補い、誤検出を低減できる。

また、この濃度差は、網点の濃度(面積率)によつて変化させることもないため、回路自体の構成も比較的容易となる効果を奏する。

以下第13図(a)に示すパターンの場合を、白レベル検出回路73および黒レベル検出回路74について説明する。

黒レベル検出回路74では前記(i)の場合について、白レベル検出回路73では前記(ii)の場合について、それぞれ周辺画素に対する注目画素の重み付けを行い、重み付けをした注目画素(重み付き注目画素)と周辺画素との大小関係を判定する。

第13図(a)のパターンを用いた場合の第1の黒レベル検出回路74aを第17図(a)に示す。第1の黒レベル検出回路74aは、減算器161および比較器162～175にて構成される。なお、この回路は一例であり、パターン等により構成は変わる。減算器161では、注目画素の周辺画素

に対する重み付けを行う。つまり、注目画素データ D_{c15} から重みデータ D_{ow15} を引いて重み付き注目画素データ D_{c15w15} を生成し、比較器 162 ~ 175 へ出力する。なお、重みデータ D_{ow15} は任意に設定できる。そして比較器 162 ~ 175 では重み付き注目画素データ D_{c15w15} と周辺画素データ（この場合 $D_{c12} \sim D_{c14}$, D_{c17} , D_{c18} , D_{c19} , D_{c20} , D_{c21} , D_{c22} , D_{c23} ~ D_{c29} の 14 画素の濃度の大小関係に応じて、信号 $D_{s15} \sim D_{s18}$ を得る。

ここで信号 $D_{s15} \sim D_{s18}$ は（重み付き注目画素データ） > （周辺画素データ）のとき "H" となり、それ以外のときは "L" となる。

第 2 の黒レベル検出回路 74b のブロック図を第 17 図 (b) に示す。回路構成は同図 (a) と同様のため省略する。ここで、第 1 と第 2 の黒レベル検出回路 74 (a), 74 (b) では重み信号 D_{ow15} , D_{ow18} の設定値が異なるだけである。 $D_{ow15} > D_{ow18}$ と設定されていることで、第 2 の黒レベル検出回路 74b の方が黒の網点の核を検出し易い訳である。

の白レベル検出回路 73b の方が白の網点の核を検出し易い。

第 19 図に第 1 と第 2 の黒レベル検出回路 74a, 74b で得られた黒レベル検出信号 $D_{s15} \sim D_{s18}$ 、 $D_{s19} \sim D_{s22}$ と、第 1 と第 2 の白レベル検出回路 73a, 73b で得られた白レベル検出信号 $D_{s15} \sim D_{s18}$ 、 $D_{s19} \sim D_{s22}$ を所定のタイミングで切替える回路の構成を示す。図中 400, 401 はセレクトで、SEL 信号を切り換え信号とし、A 系列または B 系列の入力データを出力する。ここで前述の所定のタイミングとは初期状態では第 1 の黒レベル検出回路 74a および第 1 の白レベル検出回路 73a の出力信号を選択し、網点エリアを検出すると第 2 の黒レベル検出回路 74b および第 2 の白レベル検出回路 73b の出力信号に切替えることで網点領域は一定以上領域を持つという特性を利用し、網点エリアを検出し易くしていることで、誤検出の低減を達成している。

なお、パターン・マッチングは単一パターンの

次に第 13 図 (a) のパターンを用いた場合の第 1 の白レベル検出回路 73a を第 18 図 (a) に示す。第 1 の白レベル検出回路 73a は、加算器 141 および比較器 142 ~ 155 にて構成される。なお、この回路は一例であり、パターン等により構成は変わる。加算器 141 では注目画素の周辺画素に対する重み付けを行うが、白レベル検出回路 73 では黒レベル検出回路 74 とは逆に注目画素データ D_{c15} に重みデータ D_{ow15} を加えて重み付き注目画素データ D_{c15w15} を生成し、比較器 142 ~ 155 へ出力する。なおこの重みデータ D_{ow15} は任意に設定できる。そして比較器 142 ~ 155 では、黒レベル検出回路 74 と同様に、重み付き注目画素と周辺画素の濃度の大小関係に応じて、信号 $D_{s15} \sim D_{s18}$ を得る。ここで信号 $D_{s15} \sim D_{s18}$ は黒レベル検出回路 74 とは逆に（重み付き注目画素データ） < （周辺画素データ）のとき "H" となり、それ以外のときは "L" となる。

同様に第 2 の白レベル検出回路 73b の構成を第 18 図 (b) に示す。これは $D_{ow15} > D_{ow18}$ で第 2

みでなく複数パターンを用いてもよく、その際は各パターンに応じた第 17 図、第 18 図に類似した黒レベル検出回路 74 および白レベル検出回路 73 を並列に配置することにより実現できる。

次にパターン・マッチング回路について説明する。

第 13 図 (a) のパターンを用いた場合のパターン・マッチング回路の一例を第 20 図に示す。パターン・マッチング回路 75 は、AND ゲート 181, 182 および OR ゲート 183 にて構成される。なお、この回路は一例であり、パターン等により構成は変わる。白レベル検出回路 73 より得られた信号 $D_{s15} \sim D_{s18}$ は、（重み付き注目画素データ） < （周辺画素データ）のとき "H" となり、それ以外のときは "L" となる。従つて AND ゲート 181 に信号 $D_{s15} \sim D_{s18}$ を入力して、信号 $D_{s15} \sim D_{s18}$ が全て "H" のとき、つまり注目画素が全ての周辺画素に対して、ある重み以上濃度が低いとき、パターンにマッチしているので、その注目画素を網点と判定し、信号 D_{ow} を "H" と

する。逆に信号 $D_{0,1} \sim D_{0,4}$ のうち1つでも“L”のときはパターンにマッチしていないので、その注目画素を非網点と判定し、信号 $D_{0,5}$ を“L”とする。同様に黒レベル検出回路74より得られた信号 $D_{0,1} \sim D_{0,4}$ をANDゲート182に入力し、信号 $D_{0,1} \sim D_{0,4}$ が全て“H”のときは注目画素が、全ての周辺画素に対してある重み以上濃度が高いので、パターンにマッチしていることになる。したがって、その注目画素を網点と判定し、信号 $D_{0,5}$ を“H”とする。また逆に信号 $D_{0,1} \sim D_{0,4}$ のうち、1つでも“L”のときはパターンにマッチしていないので、その注目画素を非網点と判定し、信号 $D_{0,5}$ を“L”とする。そして信号 $D_{0,5}$ 、 $D_{0,6}$ はORゲート183に入力され、信号 $D_{0,5}$ 、 $D_{0,6}$ のうちのいずれか一方が“H”のとき、つまりいずれか一方のパターンとマッチし、その注目画素が網点と検出されたときは、その注目画素を最終的に網点とし、信号 D_1 を“H”とする。また信号 $D_{0,5}$ 、 $D_{0,6}$ が両方とも“L”のときは、その注目画素は最終的に非網点とし、信号

D_1 を“L”とする。

なお、パターンを複数使用してパターン・マッチングを行う場合は、一例として第19図に示すように複数の黒レベル検出回路74a～74cおよび白レベル検出回路73a～73cに対応したANDゲートを設け、パターンにマッチしているかどうか（注目画素が網点か非網点か）を判定し、その出力をORゲートに入力して、各パターンのうち1つでもその注目画素を網点と判定した場合には、その注目画素を最終的に網点と判定し、いずれのパターンでもその注目画素を非網点と検出した場合には、その注目画素を最終的に非網点と判定するようにすれば実現できる。

網点ブロック検出回路(1)76および網点ブロック検出回路(2)77について説明する。

網点ブロック検出回路(1)76および網点ブロック検出回路(2)77では、複数画素からなるブロック中に網点画素が1画素存在するブロック（網点ブロック1）、同じく複数画素存在するブロック（網点ブロック2）をそれぞれ検出する。

従来の技術では、このような網点ブロック化を行う際に、そのブロック中に1画素でも網点画素が存在する場合、そのブロックを網点ブロックとして領域化を行ってきたが、この場合、ノイズ等により1画素でも非網点画素を網点画素と誤認識すると、そのブロック全体を網点ブロックとして誤認識してしまう欠点が存在したことは前述の通りである。

第21図に、100線、濃度50%の網点画像を前述の400dpiで読み取った場合の画像データを示す。図中ハッチングしたところが網点であり、画像データの上および左の1～16の数字は各画素に対応する。この図より明らかなように、適当な大きさのサイズのブロック、例えば8×8画素をブロックとすると、4～5個の網点が存在しているので、ブロック中に複数の網点画素が存在する場合に、そのブロックを網点ブロックとすると、前述のような欠点を防ぐことができる。但し、モアレ等の影響により網点画素が検出しづらくなっている場合、ブロック中に複数画素存在す

る場合に、そのブロックを網点ブロックとすると、逆に網点画像部を非網点画像部と誤認識してしまう欠点が生じるので、本実施例においては、ブロック中に1画素でも網点画素が存在する場合と、ブロック中に複数網点画素が存在する場合をそれぞれ網点ブロック1、網点ブロック2として検出し、以後の処理に使用する。

第22図に、網点ブロック検出回路(1)76および網点ブロック検出回路(2)77の構成を示す。網点ブロック検出回路(1)76は、主走査方向網点ブロック検出回路(1)201でブロックの主走査方向に網点画素が存在するかどうかを検出し、副走査方向網点ブロック検出回路(1)203により、ブロックの副走査方向に網点画素が存在するラインが1ラインでも存在するときに、そのブロックを網点ブロック1として検出する。

網点ブロック検出回路(2)77は、主走査方向網点ブロック検出回路(1)201により、ブロックの主走査方向に網点画素が存在するかどうかを検出し、副走査方向網点ブロック検出回路(2)204

により、網点画素の存在するラインが所定の複数ライン存在するとき、そのブロックを網点ブロック2として検出する。また、主走査方向網点ブロック検出回路(2)202により、ブロックの主走査中に網点画素が所定の複数画素存在するかしないかを検出し、副走査方向網点ブロック検出回路(1)205により、ブロックの副走査方向に網点画素が所定の複数画素存在するラインが1ラインでも存在するとき、そのブロックを網点ブロック2として検出する。そしていずれか一方で、そのブロックが網点ブロック2として検出された場合に、そのブロックを網点ブロック2として検出する。

以下各部の詳細を、ブロックのサイズを主走査方向8画素×副走査方向8ラインとし、ブロック中2画素以上網点画素が存在するときに、網点ブロック2とする場合について説明する。

主走査方向網点ブロック検出回路(1)201について説明する。

主走査方向網点ブロック検出回路(1)201は、第23図に示すように、8進カウンタ210、フ

リッパ・フロツプ211～213、ANDゲート214、215、ORゲート216およびNANDゲート217にて構成される。なお、この回路は一例であり、ブロックのサイズにより回路は異なる。

また、第25図にはこの回路の動作のタイミングの一例を示す。なお、図中の①～⑦の信号は、第23図中の①～⑦の各位置に対応する。また第25図のCLKの上の数字は画素に対応する。

以下、これらの図を用いて、主走査方向網点ブロック検出回路(1)201について説明する。

主走査方向網点ブロック検出回路(1)201では、ブロックの主走査方向8画素中に網点画素が存在するかしないかを検出する。8進カウンタ210のQ₀～Q₇の各出力は、基準信号CLKが入力される度に第25図のように順次出力を変えていくので、これをANDゲート214に入力することにより、フリップ・フロツプ211の出力①、②は8クロック毎に“H”または“L”になる。ここで例えば、2画素目が網点と判定され、信号

D₀が“H”になっている場合、ANDゲート215の出力⑤の状態にかかわらず、ORゲート216の出力③が“H”となるので、次のCLKの立上がりでこの信号がラッチされ、フリップ・フロツプ212の出力④が“H”となる。そして信号④と②をANDゲート215に入力することにより、ANDゲート215の出力⑤は“H”となり、この信号⑤がORゲート216に入力されるので、以下信号D₀の状態にかかわらず、信号⑤は“H”となり、信号④も“H”となる。そして9画素目にくると信号②が“L”になるので、信号D₀が“L”のとき信号⑤は“L”となり、次のCLKの立上がりでこの信号がラッチされ、信号④が“L”となる。信号①とCLKをNANDゲート217に入力することにより、NANDゲート217の出力⑥は第25図のようになり、この信号⑥をフリップ・フロツプ213のクロックに入力することにより、信号⑥の立上がりで信号④がラッチされるので、フリップ・フロツプ213の出力⑦は信号④が“H”のとき、つまり8画

素中に網点が存在したときは“H”となり、逆に信号④が“L”、つまり8画素中に網点が存在しなかつたとき“L”となる。

以下、9画素目～16画素目まで8画素中には網点画素が2個存在する場合を、また17画素目から24画素目までは網点画素が存在しない場合のタイミングの例を示す。

主走査方向網点ブロック検出回路(2)202について説明する。

主走査方向網点ブロック検出回路(2)202は、第24図に示すように、8進カウンタ220、221、フリップフロツプ222～224、デレイ225、226、ANDゲート227、228、ORゲート229、230およびNANDゲート231にて構成される。なお、この回路は一例であり、ブロックのサイズにより回路は異なる。

また、第26図には、この回路の動作のタイミングの一例を示す。なお、第26図中の①～⑩の信号は第24図中の①～⑩の各位置に対応する。また、第26図のCLKの上の数字は画素に対応す

る。

以下、これらの図を用いて主走査方向網点ブロック②202について説明する。

主走査方向網点ブロック検出回路②202では、ブロックの主走査方向8画素中に網点画素が2画素以上存在するかしないかを検出する。8進カウンタ220のQ₀～Q₃の各出力は、基準信号CLKが入力される度に第26図のように順次出力が変わるので、これらをANDゲート227に入力することにより、フリップ・フロップ222の出力①、②は8クロック毎に“H”または“L”になる。ここで例えば、3画素目と6画素目が網点と判定され、信号D₁が“H”になっている場合、信号D₁とCLKの反転信号をANDゲート228に入力することにより、ANDゲート228の出力③は信号D₁が“H”のときにCLKの反転信号が出力される。そしてこの信号③を8進カウンタ221のクロックに入力すると、最初の信号④が“H”となつたときは、8進カウンタ221のQ₀、Q₁出力はともに“L”なので、こ

の2つの信号をORゲート230に入力して得られたORゲート230の出力④も“L”となるが、信号④が2回目に“H”となつたときは、8進カウンタ221のQ₀出力が“H”となるので、信号④が“H”となる。そしてこの次のCLKの立上がりでこの信号④がラッチされるので、フリップ・フロップ223の出力⑤も“H”となる。これ以後8進カウンタ221がクリアされるまではQ₀出力が“H”の状態を保つので、信号⑤も“H”の状態を保つ。そして信号①とCLKをNANDゲート231に入力することにより、NANDゲート231の出力⑥は第26図のようになり、この信号⑥をフリップ・フロップ224のクロックに入力することにより、信号⑥の立上がりで信号⑥がラッチされるので、フリップ・フロップ224の出力⑦は信号⑥が“H”のとき、つまり8画素中網点画素が2画素以上存在したときは“H”となり、信号⑦が“L”のとき、つまり8画素中網点画素が1画素しか存在しなかつたとき、または網点画素が存在しなかつたときは“L”と

なる。8進カウンタ221のクリアは信号①をディレイ225に入力して、得られた信号⑧と信号②をORゲート229に入力して得られる。ORゲート229の出力④をさらにディレイ226に入力し、遅延させた信号⑨を8進カウンタ221のクリア端子(CR)に入力することにより行う。

以下、9画素目～16画素目は、網点画素が1画素存在する場合を、また17画素目から24画素目までは網点画素が存在しない場合のタイミングの例を示す。

副走査方向網点ブロック検出回路①(符号203または205;以下203として表示する)について説明する。

副走査方向網点ブロック検出回路①203は、第27図に示すように、8進カウンタ240、メモリ241、ORゲート242、ANDゲート243およびNANDゲート244にて構成される。なお、この回路は一例であり、ブロックのサイズにより回路は異なる。

また第28図には、この回路の動作のタイミン

グの一例を示す。なお、第28図中の①～⑤の信号は第27図中の①～⑤の各位置での信号と対応する。また第28図の1/8CLKの上の数字はブロックに対応する。以下これらの図を用いて副走査方向網点ブロック検出回路①203について説明する。

副走査方向網点ブロック検出回路①203では、主走査方向網点ブロック検出回路①201または主走査方向網点ブロック検出回路②202により、ブロックの主走査8画素中に網点画素が存在するかしないか、または網点画素が2画素以上存在するかしないかを検出した後に、ブロックの副走査8ライン中1ラインでも網点画素が存在するという検出結果が存在したときに、そのブロックを網点ブロック1として検出し、また8ライン中1ラインでも網点画素が2画素以上存在するという検出結果が存在したときに、そのブロックを網点ブロック2として検出する。

まず網点ブロック1の検出について説明する。8進カウンタ240は、LSYNCが入力される

度に順次カウント・アップしていく。そして、この $Q_A \sim Q_C$ の出力をNANDゲート244に入力することにより、信号④を得る。まず、8進カウンタ240の出力が7の場合、 $Q_A \sim Q_C$ の各出力は“H”となるので、信号④は“L”となる。そして主走査方向網点ブロック検出回路(1)203の検出結果の信号①(=D_{0,1})が、今1ブロック目と4ブロック目に網点画素が存在し“H”となつたとすると、メモリ241の出力⑤がどのような状態であつても、信号④が“L”なので、ANDゲート243の出力⑥は“L”となる。そして信号①と信号⑤をORゲート242に入力し、信号②を得る。次に次のラインに進み、カウンタ240の出力が0の場合、信号④は“H”となる。そして信号①が今2ブロック目と4ブロック目が“H”になつたとすると、メモリ241の出力⑥は、前ラインでORゲート242の出力信号②を1/8CLKでラッチした信号であり、前ラインの信号①で1ブロック目と4ブロック目が“H”であつた信号が保持されている。そして信号④が

“H”なので、信号⑤は信号③がそのまま出力された信号となり、従つてORゲート242からの出力②は1, 2, 4ブロック目が“H”の信号となる。

以下同様に進み、カウンタの出力が6の場合、信号④は“H”となる。そして信号①が今3ブロック目が前の7ラインも含めて初めて“H”になつたとすると、信号④が“H”なので、信号⑤はメモリ241で保持していた信号③がそのまま出力された信号となり、従つて信号②は、1~4ブロック目が“H”の信号となる。そしてこの信号②が1/8CLKでラッチされ、次のラインでのメモリ241からの出力⑥となるので、結局ブロックの副走査方向8ライン中1ラインでも信号①が“H”、すなわち、ブロックの主走査8画素中に網点画素が存在するという検出結果になると、それを保持し続けて、そのブロックを網点ブロック1として検出し、“H”の信号を出力する。

逆に8ライン中全ての信号が“L”、すなわち、網点画素が存在しないという検出結果になると、

それを保持し続けそのブロックを非網点ブロックとして“L”の信号を出力する。そして次のラインに進み、カウンタ240の出力が再び7になると、信号④が“L”になるので、メモリ241の出力⑥は保持されなくなり、クリアされる。

網点ブロック2の検出については、信号①をD_{0,1}にするだけで、動作は網点ブロック1の検出と同様である。

副走査方向網点ブロック検出回路(2)204について説明する。

副走査方向網点ブロック検出回路(2)204は第29図に示すように、メモリ250、ANDゲートブロック251およびORゲート252にて構成される。さらにANDゲートブロック251は、第31図に示すように複数のANDゲート260~267にて構成される。なお、これらの回路は一例であり、他の構成にしてもよい。

また第30図には、この回路のメモリ250の出力までの動作のタイミングを、また第32図には、ANDゲートブロック251からORゲート

252の出力までの動作の一例を示す。

以下、これらの図を用いて副走査方向網点ブロック検出回路(2)204について説明する。

主走査方向網点ブロック検出回路(1)201によりブロックの主走査方向8画素中に網点画素が存在するかどうかを検出した信号D_{0,1}をメモリ250のD_{IN1}に入力し、D_{OUT1}の出力をD_{IN2}にフィードバックして入力し、以下同様にD_{OUT2}の出力をD_{IN3}の入力に、D_{OUT3}の出力をD_{IN4}の入力に、というように出力を次の入力にフィードバックしてやると、主走査方向網点ブロック検出回路(1)201からの1ライン目の検出信号D_{0,1-1}をまずD_{IN1}に入力し、次に2ライン目の検出信号D_{0,1-2}を入力すると、D_{OUT1}の出力をD_{IN2}に入力しているので、D_{OUT2}の出力からはD_{0,1-1}が1ライン分遅延して出力される。

以下、3ライン目、4ライン目、……の検出信号D_{0,1-3}、D_{0,1-4}、……を順次入力し、8ライン目の検出信号D_{0,1-8}を入力すると、D_{OUT1}~₈の各出力信号D_{0,11}~D_{0,18}は1ライン目~8ライン目

の検出信号 $D_{0,1} \sim D_{0,8}$ となり、ブロックの副走査方向8ライン分の信号が得られることになる。次に信号 $D_{0,1} \sim D_{0,8}$ をANDゲートブロック251に入力すると、ANDゲートブロック251では第31図に示すように、信号 $D_{0,1} \sim D_{0,8}$ の各2つの信号の入力のANDを取っているので、第32図に示すように、信号 $D_{0,1}$ が1, 3, 4, 7, 11, 12ブロック目で、信号 $D_{0,2}$ が2, 3, 4, 6, 8, 9, 12ブロック目で、主走査8画素中網点画素が存在して“H”になり、信号 $D_{0,3} \sim D_{0,8}$ には網点画素が存在せず常に“L”だったとすると、ANDゲートブロック251からの出力信号 $D_{1,1} \sim D_{1,8}$ は、信号 $D_{1,2}$ が信号 $D_{0,1}, D_{0,2}$ と3, 4, 12ブロック目とともに“H”ということは、3, 4, 12ブロック中に少なくとも2画素以上網点画素が存在していることを示しているので、3, 4, 12ブロック目を網点ブロック2として検出し“H”とする。その他の信号は2ラインとともに“H”となるブロックが存在しないので、網点ブロック2として

検出できず、“L”となる。そして信号 $D_{1,1} \sim D_{1,8}$ をORゲート252に入力すると、信号 $D_{1,2}$ の3, 4, 12ブロック目が“H”なので、3, 4, 12ブロック目を網点ブロック2として検出して“H”を出力する。

第33図ないし第36図は、前述の回路より得られた1点網点ブロック情報DG、2点網点ブロック情報DHを基に、第37図に示す計6つのブロック（以下エリアと言う）のDG, DHにより、網点エリアであるかを判定する回路の具体的な一例を示すブロック図である。また、第38図、第39図は上記網点エリアであるかを判定する回路の動作を示すタイミングチャートである。

以下、これらの図を基に説明を行う。

第33図ないし第36図において、300, 330はFIFORAM（ファーストイン・ファーストアウト・ラム）、301, 302は多入力D-F/F、303~317, 319~325は多入力AND素子、318, 326, 327, 329, 333は多入力OR素子、328, 335は

AND素子、331はOR素子、332はシフトレジスタ、334はD-F/Fである。

第38図において、前述の回路より、LGATE, 1/8 LGATE, 1/8 CLK, IN·DG, IN·DH（第33図のDG, DHに入力される1点または2点網点ブロック情報）が入力される。上段の5つの信号（LGATE, 1/8 LGATE, IN·DG, IN·DH, 1/8 CLK）のIN·DG, IN·DHのDATG_n, DATH_nの部分を詳細に示した信号がその下段の信号である。IN·DGは1点網点ブロック情報データ、nライン目の8ピクセルごとに1, 2, 3……10, 11, 12, 13……n、すなわち、DATG_{n-1}, DATG_{n-2}, DATG_{n-3}, DATG_{n-4}, ……DATG_{n-10}, DATG_{n-11}, DATG_{n-12}, ……nとする。IN·DH（2点網点ブロック情報データ）も同様にDATH_{n-1}, DATH_{n-2}, DATH_{n-3}, DATH_{n-4}, ……DATH_{n-10}, DATH_{n-11}, DATH_{n-12}, DATH

n-13とする。FIFORAM 300はリード・ライトCLKを1/8 CLKとし、ライト・リセット信号、リード・リセット信号を1/8 LGATEとしている。すなわち、D_{in}端子から入力されたデータをDATG_{n-1}とすると、同一時間上に1つ前の1/8 LGATEが“H”になったとき書き込んだ値、すなわち、nライン目より8ライン目のデータ（DATG（n-8）-1）を1/8 CLKに同期して、読み出しを順次行う。

よつてDG23, DH23, DG13, DH13なるタイミングの信号を得られる。またDG23, DH23, DG13, DH13は多入力D-F/F 301により、1/8 CLKをクロックとし、DG22, DH22, DG12, DH12なるタイミングの信号を得る。さらにDG22, DH22, DG12, DH12は同じく、多入力D-F/F 302により、DG21, DH21, DG11, DH11を得る。これで第37図に示すエリアの各ブロックの1点, 2点網点情報DG,

DHが同一時間上に出力され、次段の網点エリア判定回路へと入力される。これは第38図に示すタイミング上では、IN・DG、IN・DHにnライン目で1/8 LGATEが“H”になつてから8ピクセル単位計算し、3番目のDATG $n-3$ 、DATH $n-3$ が入力されたとき、

DG23、DH23からはnライン目より8ライン前で1/8 LGATEが“H”になつてから3番目のDATG $(n-8)-3$ 、DATH $(n-8)-3$ 、

DG22、DH22からは、その1/8 CLK 1個分前(1/8 LGATEが“H”になつてから2番目)のDATG $(n-8)-2$ 、DATH $(n-8)-2$ 、

DG21、DH21からは同様に1/8 LGATEが“H”になつてから1番目のDATG $(n-8)-1$ 、DATH $(n-8)-1$ 、

DG13、DH13からはnライン目より、16ライン前で1/8 LGATEが“H”になつてから3番目のDATG $(n-16)-3$ 、DAT

H $(n-16)-3$ 、

DG12、DH12からはDATG $(n-16)-2$ 、DATH $(n-16)-2$ 、

DG11、DH11からはDATG $(n-16)-1$ 、DATH $(n-16)-1$ 、

が各々得られることから理解される。

第34図、第35図は、上記第33図で同一時間上に得られた第37図のエリアの各ブロックの1点、2点網点情報DG、DHを基に、ある条件が成立すればそのエリアを網点エリアと判定する回路を示すブロック図である。

上記のある条件とは、第37図のエリアにおいて以下の通りである。

1) 2点網点情報DHが4つ“H”で、かつ1点網点情報DGが1つ以上“H”のとき。

2) 2点網点情報DHが5つ以上“H”であるとき。

そして、1)、2)のいずれかが満足すれば、そのエリアを網点エリアとする。上記条件は一例であり、DH、DGの個数は勿論システムにより

可変できる。

前述のごとく網点ブロック内に存在する網点検出信号は、複数個存在する。つまり、網点エリア検出部で網点ブロック6個をDH、つまり2点網点検出とすればよいが、網点原稿はCCD10による読取ピッチとの位相差により、モアレが発生する。このモアレにより網点ブロックが実際網点画像であるにもかかわらず、複数の網点検出がなされないことがある。

また、例えば文字の一部分や地肌の汚れを1つのドットとして検出し、それを網点領域に誤判定することがある。

よつて前述のごとく網点ブロックを1点以上網点検出のみにすると、上記誤判定が多くなり、さらに網点ブロック2点以上網点検出のみにすると、上記モアレにより網点エリアを検出できなくなる。そのため、1点網点および2点網点検出ブロックの組み合わせ、さらには網点検出がないブロックとの組み合わせにより、上記欠点を改善するものである。

第34図の多入力AND素子303~317は、各2点網点情報DH11~DH13、DH21~DH23の中から、4つずつ全ての組み合わせを選び、前述の条件1)の2点網点情報が4つ“H”になるかを示し、その情報を次段の回路へ伝える。そしてB_{4,1}~B_{4,9}、B_{4,10}~B_{4,18}は、多入力OR素子327の入力となり、いずれか1つでも“H”になるかの情報をAND素子328の一方の入力へ、また他方の入力に多入力OR素子318より1点網点情報DG11~DG13、DG21~DG23その中の1つ以上の“H”があるかを多入力OR素子329に伝えている。よつてAND素子328の出力は条件1)が当てはまることになる。

次に、多入力AND素子320~325は、2点網点情報DH11~DH13、DH21~DH23の中から5つずつ全ての組み合わせを選び、多入力OR素子326に出力し、それらのうち1つでも“H”があるかを多入力OR素子329に伝えている。多入力AND素子319は、2点網

点情報DH11~DH13、DH21~DH23の全てが“H”であるかを多入力OR素子329に伝える。以上のことは条件の2)に当てはまる。

よつて多入力OR素子329からは、条件1)または2)が当てはまつたときは“H”、そうでなかったときは“L”というAMI信号が出力される。

第36図は、第37図のエリアが網点エリアであつたら(AMI信号が“H”のとき)、その全てのデータ、8(ピクセル)×8(ライン)を網点領域とする回路のブロック図である。ここで第39図のタイミング・チャートを参照しながら、説明を行う。

1/8CLK、1/8LGATE、LGATEを基準とし、画像データDAT・INが第39図のようになっているとする。ここでDAT $n-1$ は、 n ライン目でLGATEの立上がりから数え、8ピクセル単位で1番目の画像データを表している。さらにAMI n は n ライン目の前述の回路より検出された網点エリア情報、AMI($n-8$)

は($n-8$)ライン目、AMI($n-16$)は($n-16$)ライン目の網点エリア情報のことであり、各々第39図に記したタイミングの信号を得たものとする。

FIFORAM330は、リード・ライトCLKを1/8CLK、ライト・リセット信号を1/8LGATE、リード・リセット信号をLGATEとすることで、1/8LGATEが“H”のときに書き込んだ網点エリア情報を、LGATEが“H”になつたとき、1ライン前に書き込まれた網点エリア情報を1/8CLKに同期しながら、順次読み出す。

第39図において、AMI n は画像データDAT $n-1$ と、DAT($n+1$)-3のとき“H”で、AMI($n-8$)、AMI($n-16$)は第39図に記した画像データの範囲内では、全て“L”であつたとする。FIFORAM330のD_{OUT1}、D_{OUT2}端子からは画像データDAT $n-1$ に対応する部分のみ“H”で、後は“L”という信号を出力する。OR素子331はOR出力と

いう信号を出力し、これがシフト・レジスタ332へと伝えられ、さらにOR素子331の出力と、シフト・レジスタ332のQ₁、Q₂出力(1回ラッチと2回ラッチ)とのORを、多入力OR素子333で取られることにより、Bなる信号を得る。

これは画像データ、DAT $n-1$ 、DAT $n-2$ 、DAT $n-3$ 、DAT($n-8$)-1、DAT($n-8$)-2、DAT($n-8$)-3のエリアにおいて、DAT $n-1$ のブロックのみ網点エリア情報が“H”であるのを、エリア全体に対応する網点エリア情報を“H”とすることになる。

例えば最終段で、本実施例で使用したFIFORAM、多入力D-F/F等で遅延された分、画像データも同様に遅延させ、網点エリア情報を制御信号とし、例えば、文字処理を施した画像データと中間調処理を施した画像データを、セレクト等を用いることで、文字、中間調の分離を行うことができる。また、本発明の具体的な実施例の説明では、第37図のエリアを網点判定エリアとし

たが、そのエリアの大きさを、その装置の入・出力特性や対象原稿の特性等により可変し、判定エラーを低減するように、本実施例を基に容易に応用することもできる。また網点エリアを判定する条件も、前述の理由により可変し、判定エラーの低減を図ることもできる。

本発明は、網点領域は一定以上の領域を持つという特性を利用している。これは写真を網点で表現した場合、色々な大きさの網点を並べその写真の濃淡を再現させるためである。よつて例えば、1mm²のみの面積の写真というのは存在しない。この特性を利用し、一度網点エリアと判定すると次からは網点濃度の検出レベルを下げ、網点エリアとなり易くする。

(発明の効果)

以上説明したように、本発明によれば、一度網点エリアと判定すると次からは網点濃度の検出レベルを下げ、網点エリアとなり易くすることにより検出率を大幅に改善し、文字、写真の混在した原稿の補正でも違和感のない良好な画像を得るこ

とができる。

4. 図面の簡単な説明

第1図は本発明の一実施例に係る網点領域検出回路の全体を示すブロック図、第2図はデジタル複写機の概略構成図、第3図はスキヤナの電気的構成図、第4図は入力データと補正後データの波形図、第5図はMTF補正の一例の説明図、第6図はMTF係数設定の回路構成を示すブロック図、第7図はY方向遅延回路図、第8図はY方向遅延回路のタイミングチャート、第9図はタイミング関係を制御する制御信号についての説明図、第10図はX方向遅延回路図、第11図はX方向遅延回路のタイミングチャート、第12図はX方向遅延回路によって得られる画像データを示す説明図、第13図はパターンマッチングに使用するパターンを示す説明図、第14図はイメージスキヤナで読取られた網点画像の信号波形図、第15図は従来例のパターンマッチング方式の説明図、第16図は網点とその濃度分布を示す説明図、第17図は黒レベル検出回路のブロック図、第18図は白

レベル検出回路のブロック図、第19図は黒レベル検出回路と白レベル検出回路で得られた検出信号を所定のタイミングで切換える回路図、第20図はパターンマッチング回路の一例を示すブロック図、第21図は100線、濃度50%の網点画像を400dpiで読取った場合の画像データを示す説明図、第22図は網点ブロック検出回路の一例を示すブロック図、第23図、第24図は主走査方向網点ブロック検出回路の一例を示すブロック図、第25図は第23図に示す回路のタイミングチャート、第26図は第24図に示す回路のタイミングチャート、第27図は副走査方向網点ブロック検出回路(1)の一例を示すブロック図、第28図は第27図に示す回路のタイミングチャート、第29図は副走査方向網点ブロック検出回路(2)の一例を示すブロック図、第30図は第29図のメモリの動作タイミングチャート、第31図は第29図のANDゲートブロックの一例を示す回路図、第32図は第31図に示す回路のタイミングチャート、第33図、第34図、第35図、第

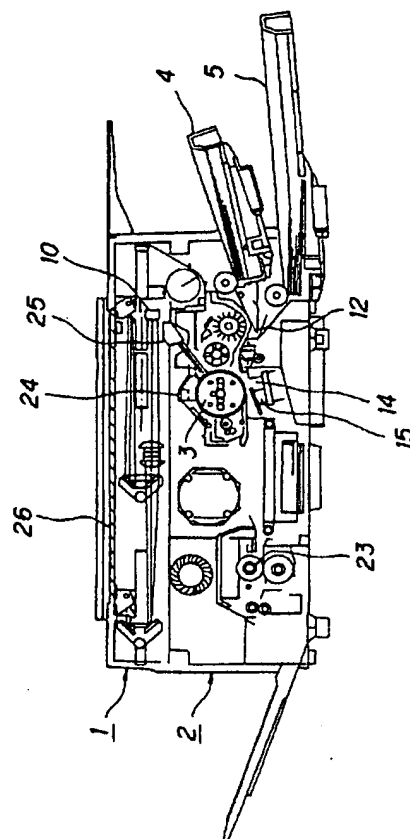
36図は網点エリアを判定する回路の一例を示すブロック図、第37図は6つのブロック（エリア）を示す図、第38図、第39図は網点エリア判定回路のタイミングチャートである。

71…Y方向遅延回路、72…X方向遅延回路、73…白レベル検出回路、74…黒レベル検出回路、75…パターン・マッチング回路、76…網点ブロック検出回路(1)、77…網点ブロック検出回路(2)、78…網点エリア検出回路。

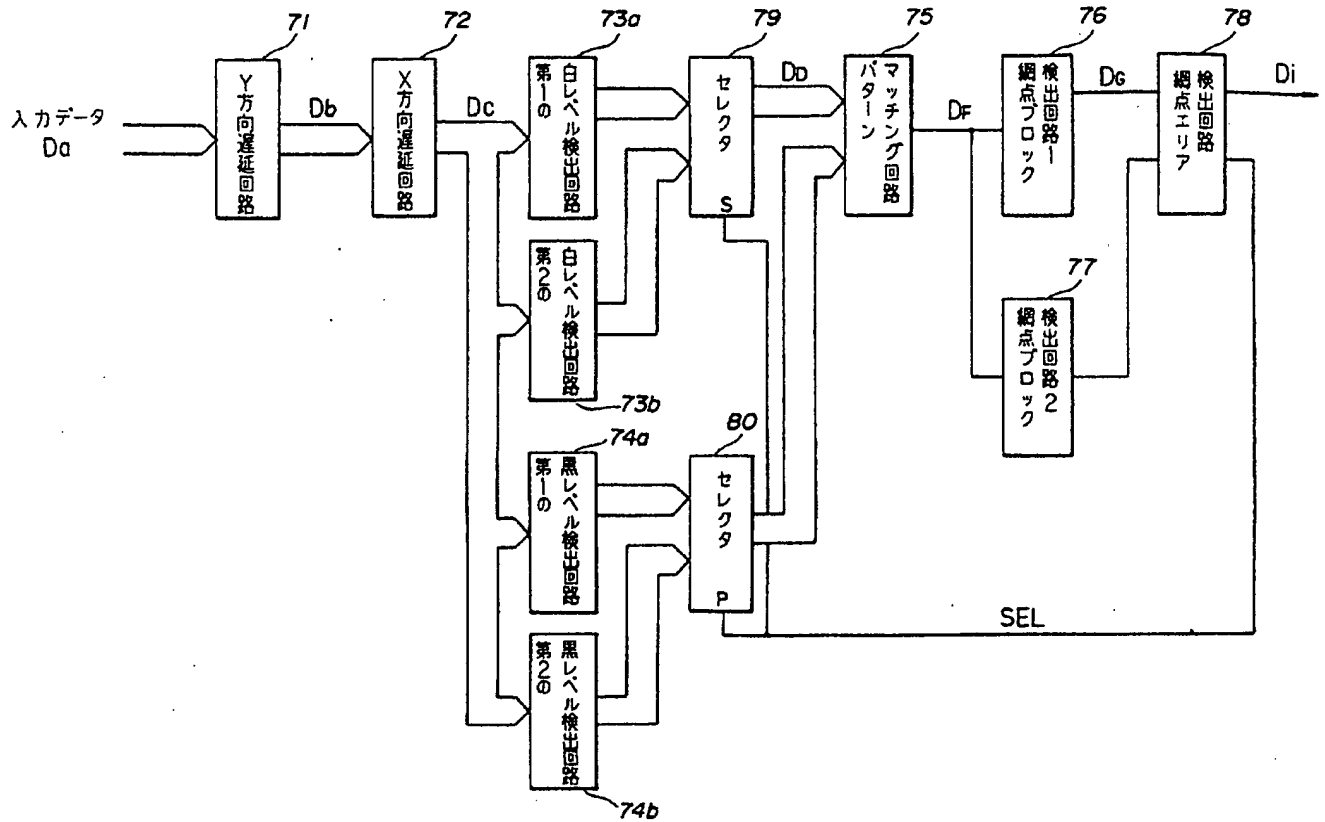
代理人 弁理士 武 順次郎（外1名）



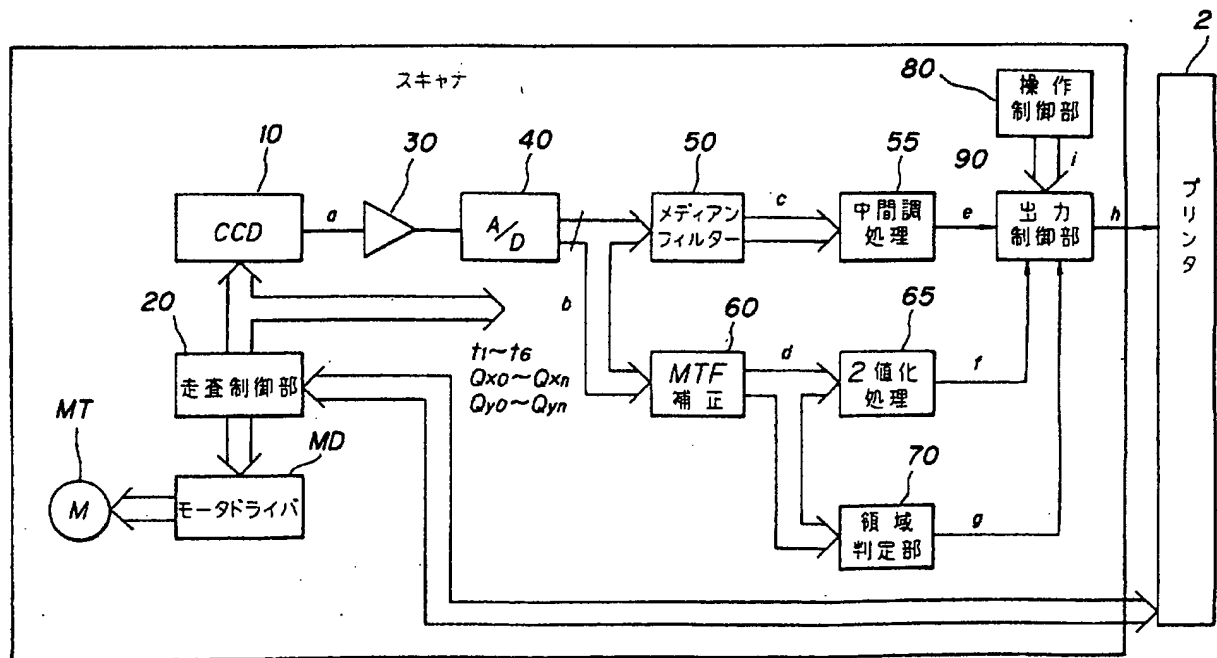
図 2



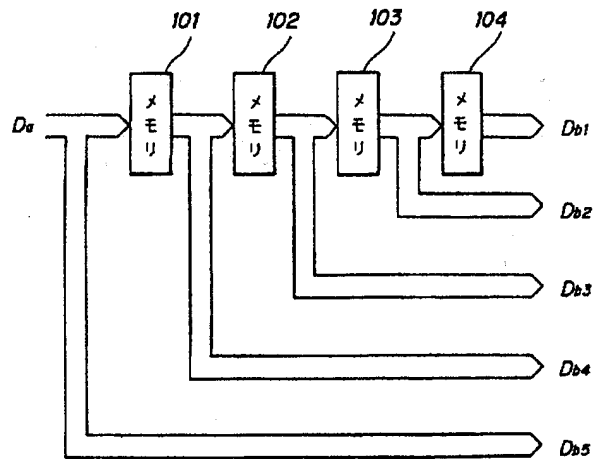
第 1 図



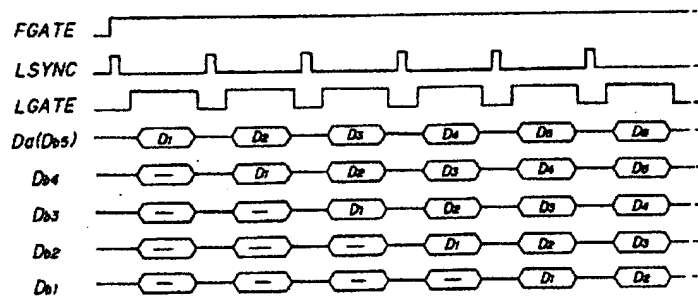
第 3 図



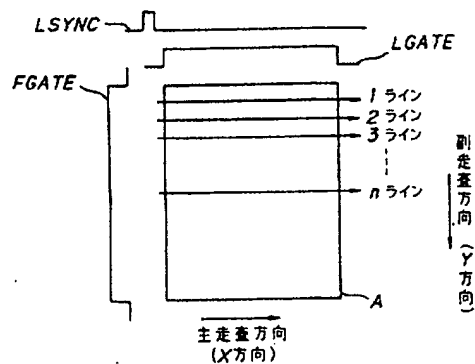
第 7 図



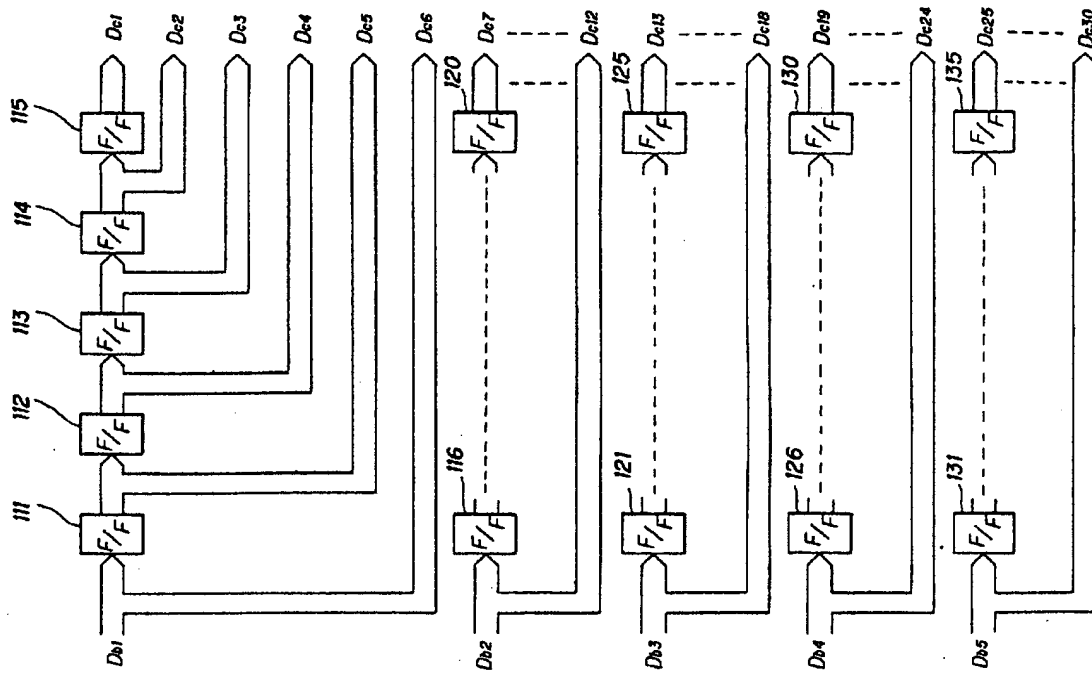
第 8 図



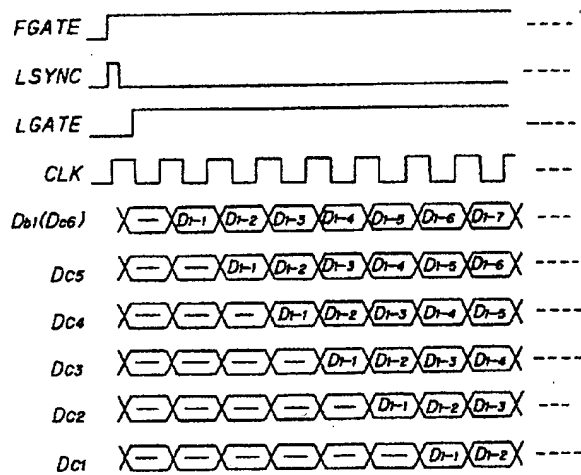
第 9 図



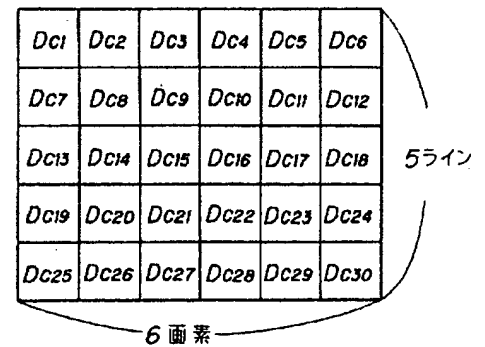
第 10 図



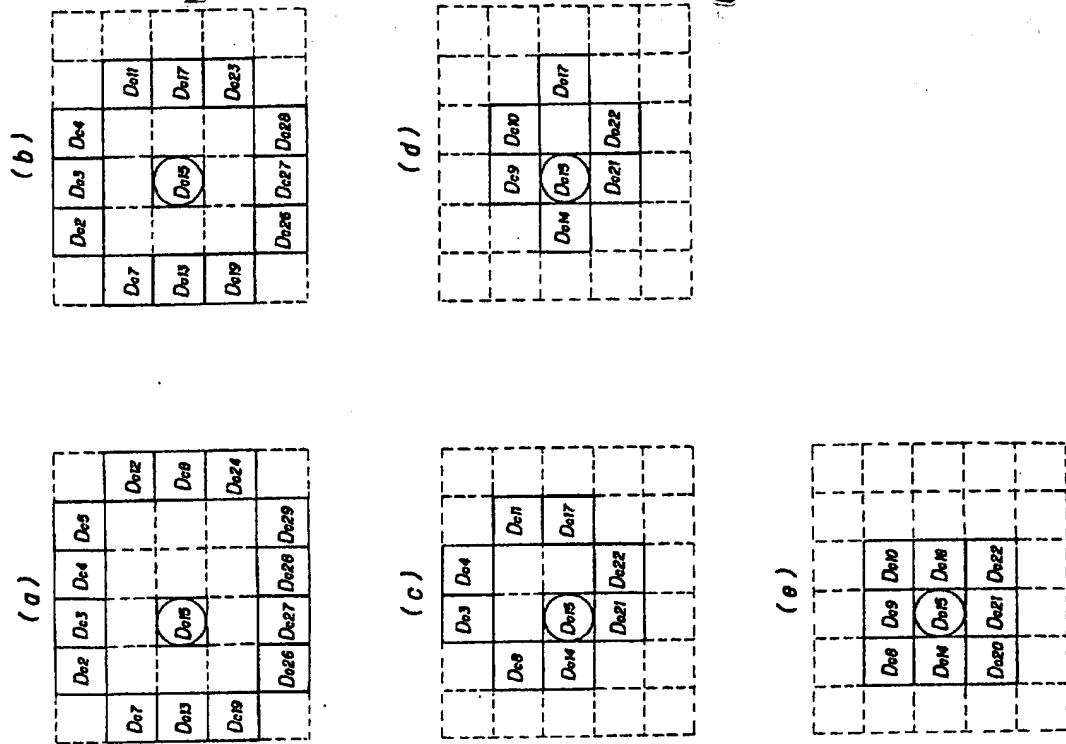
第 11 図



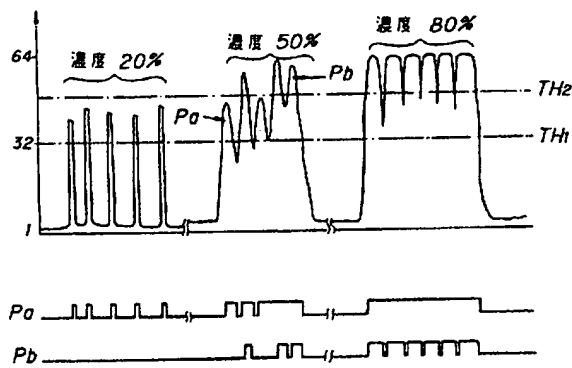
第 12 図



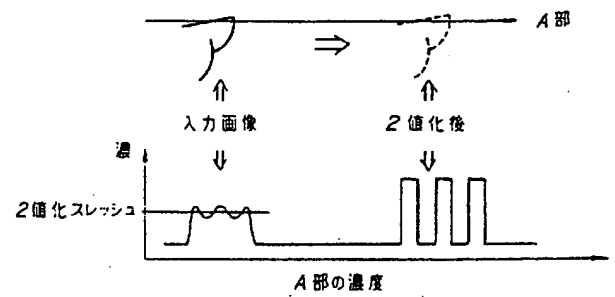
第 13 図



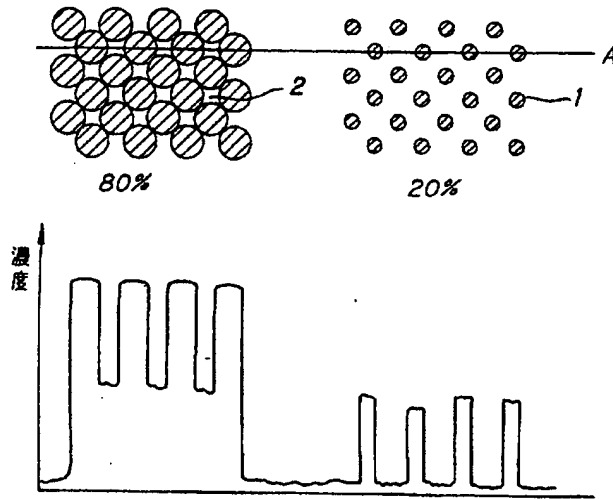
第 14 図



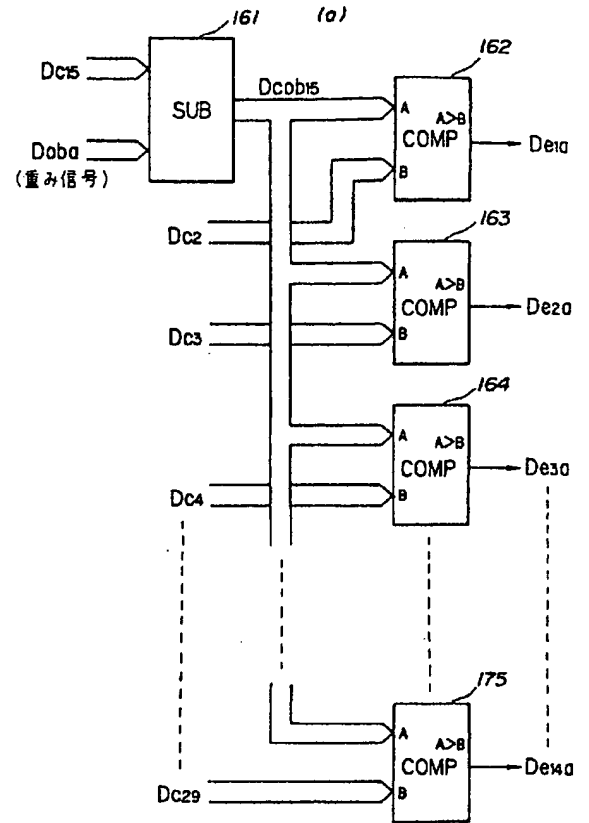
第 15 図



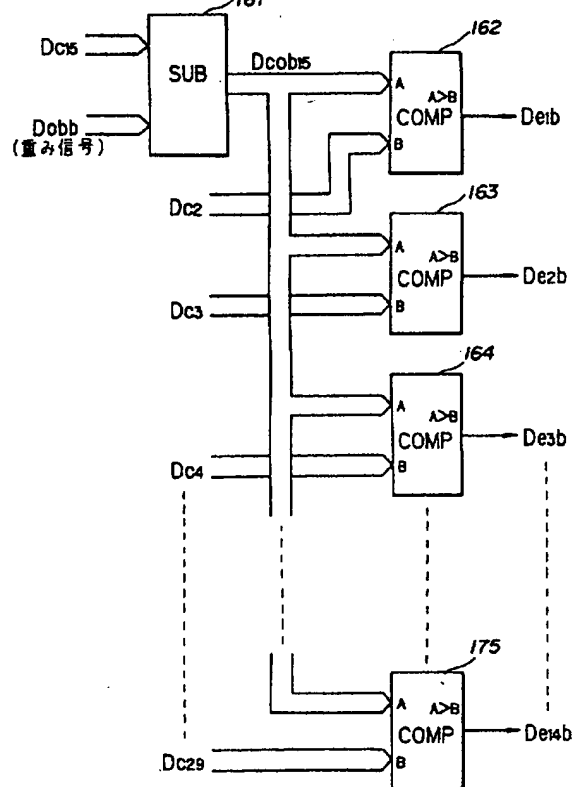
第 16 図



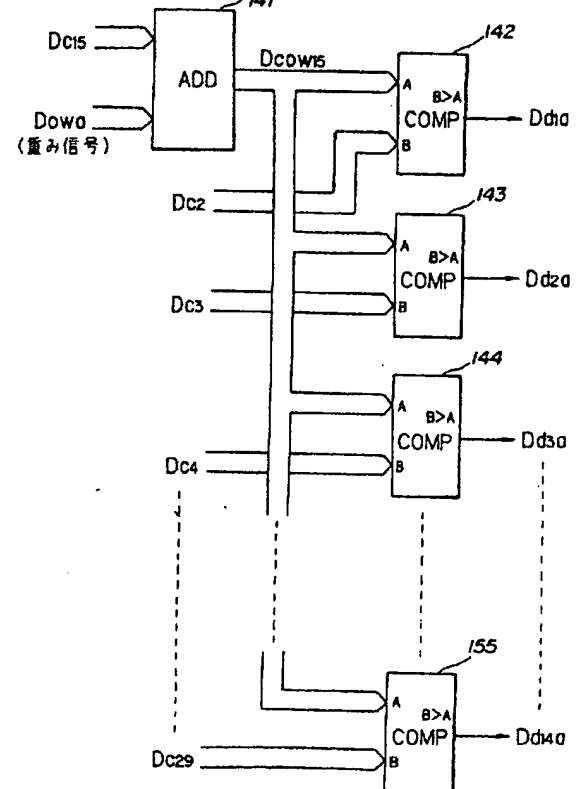
第 17 図



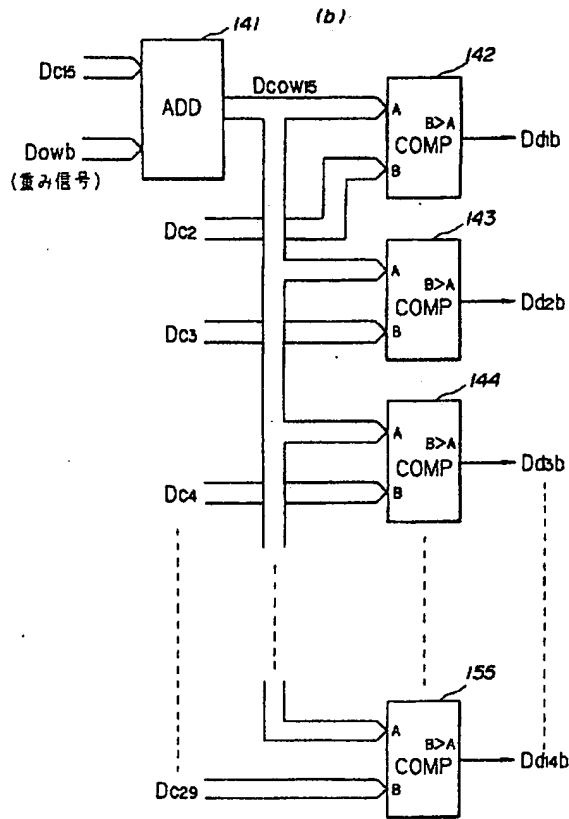
第 17 図
(b)



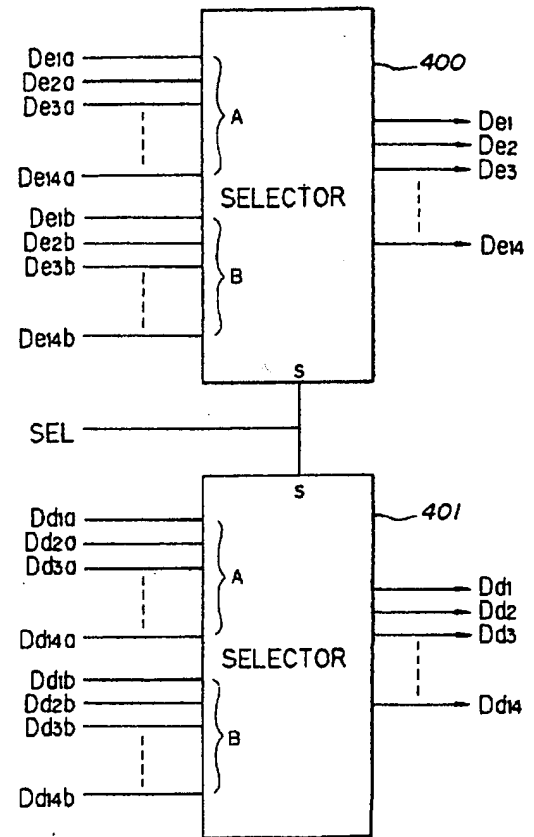
第 18 図
(a)



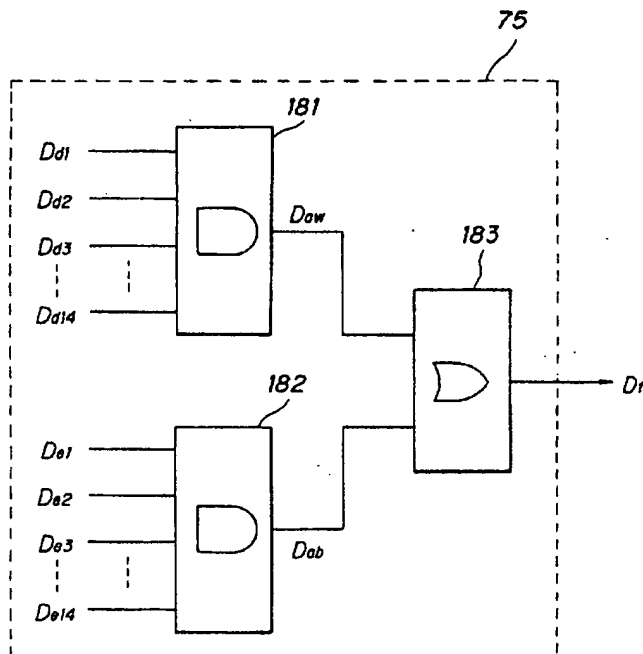
第 18 図



第 19 図



第 20 図

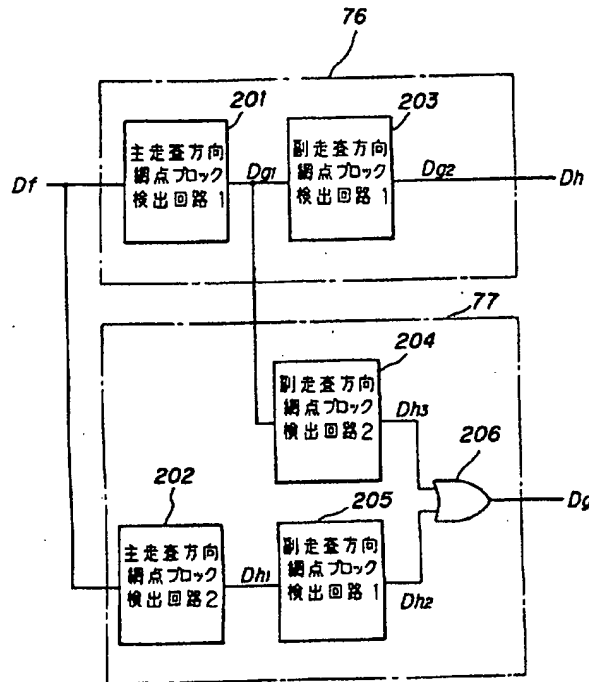


第 21 図

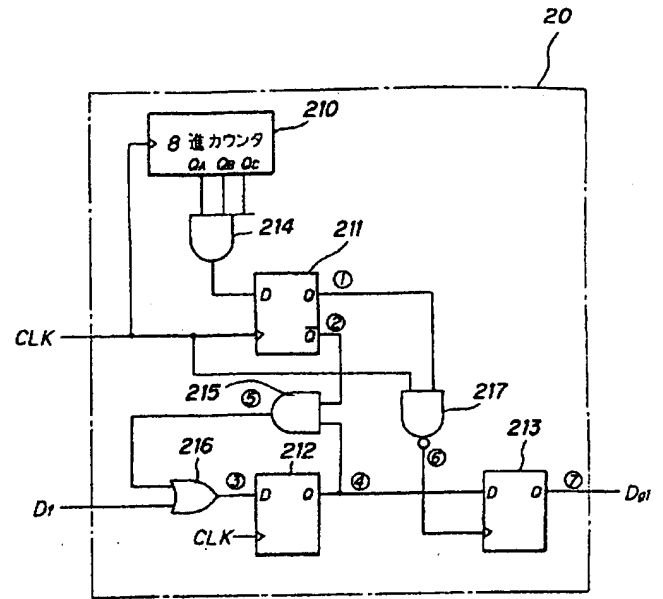
MTF_L 100LINE 50% (27.110) AMTEN.5-50.MTF.IMAGE

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
1	14	1	86	79	182	28	17	0	132	182	146	0	19	17	17	189
2	16	1	71	161	159	38	15	2	129	159	137	8	19	39	136	161
3	128	124	73	40	40	82	14	127	56	34	36	122	38	87	46	34
4	178	198	70	0	0	106	187	191	30	2	6	163	192	38	9	0
5	145	142	75	12	27	94	140	124	37	22	28	28	32	109	32	20
6	33	23	65	151	152	47	39	18	106	160	120	28	27	31	140	160
7	8	0	65	191	186	44	16	0	132	199	163	6	3	12	161	202
8	40	33	73	125	120	44	42	37	93	122	100	36	50	51	182	176
9	198	168	86	1	11	88	159	167	35	15	10	143	162	135	11	8
10	181	191	85	0	0	100	181	184	30	0	8	143	180	139	8	0
11	97	90	65	66	64	80	97	83	66	64	65	90	83	65	72	77
12	17	0	65	179	182	48	18	0	119	192	152	3	16	11	166	189
13	2	0	62	188	188	43	10	0	119	184	153	4	13	9	151	172
14	95	90	87	61	67	58	97	106	71	58	51	81	104	84	64	60
15	176	181	97	1	0	94	188	187	36	0	10	145	186	143	15	0
16	155	174	93	0	11	85	164	165	36	7	11	135	164	127	19	5

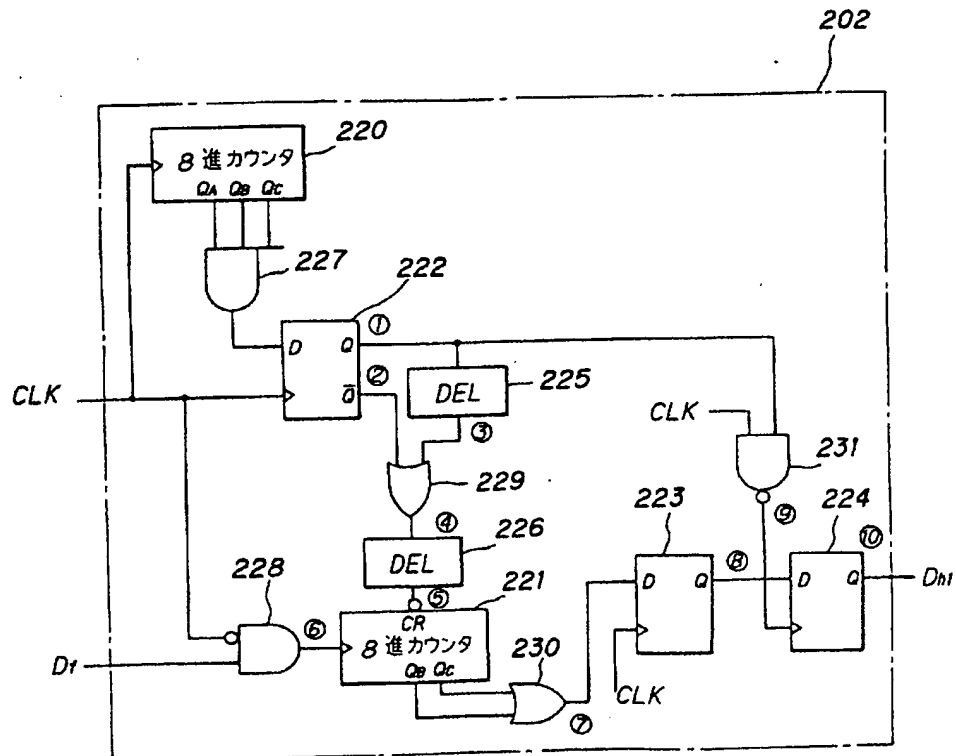
第 22 図



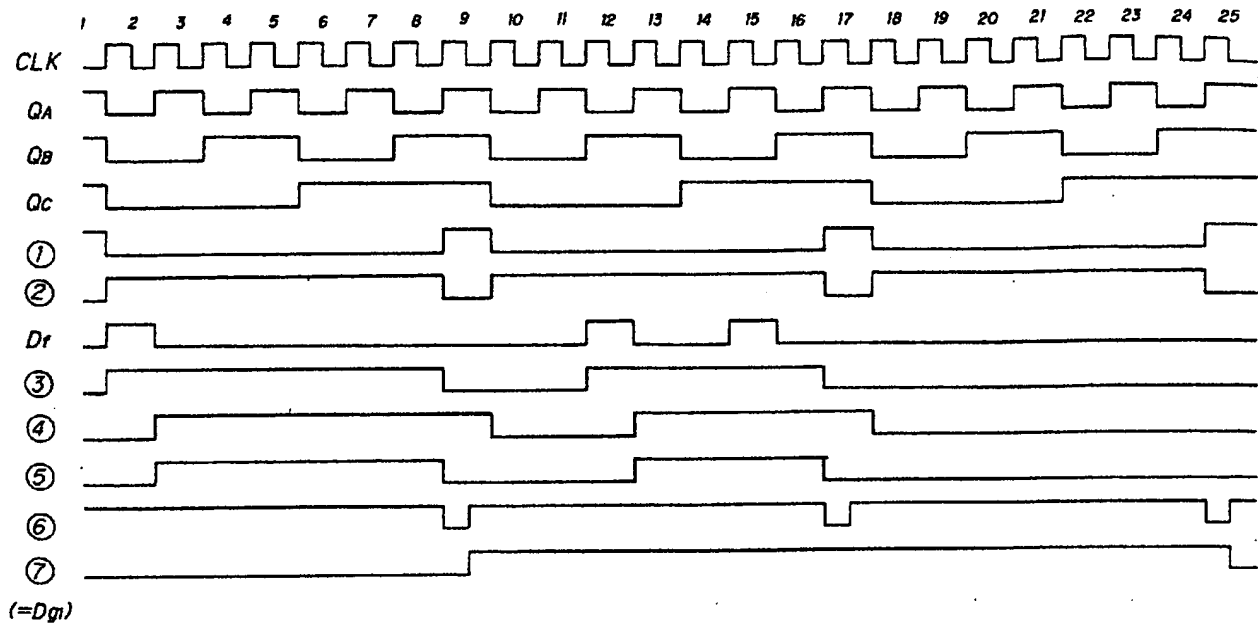
第 23 図



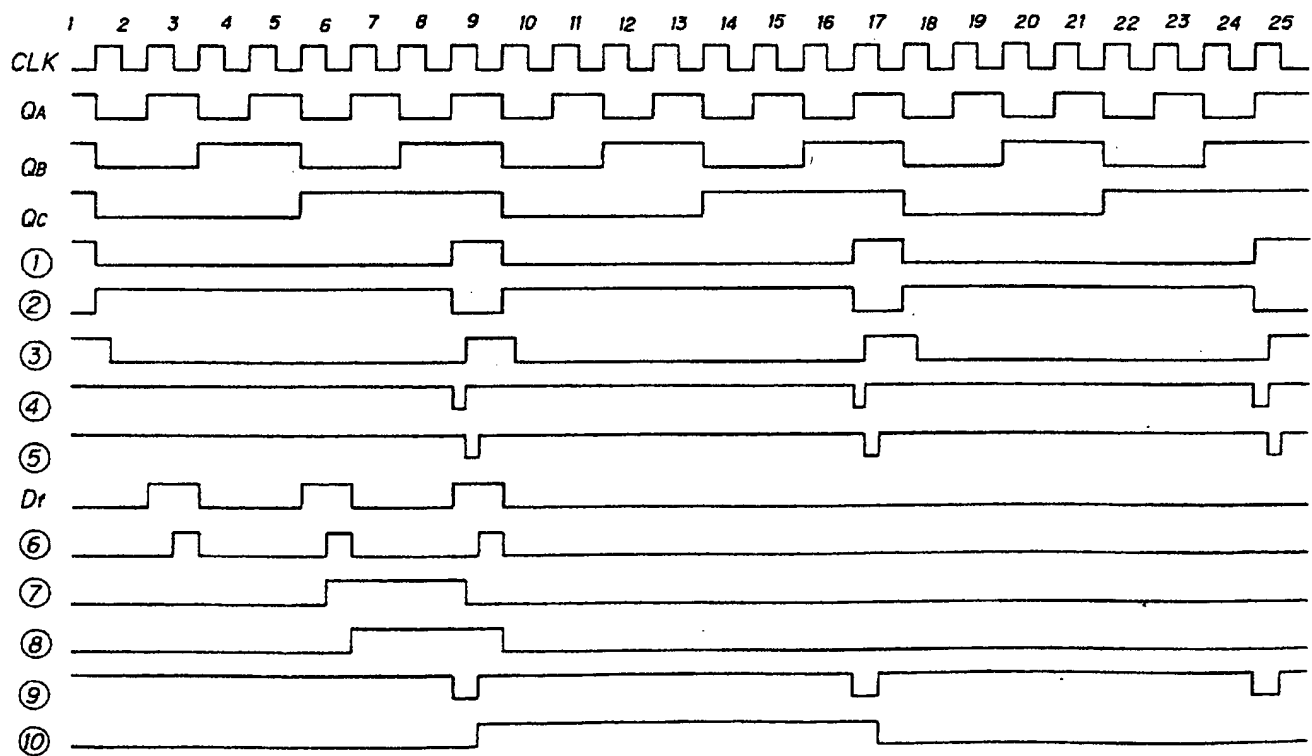
第 24 図



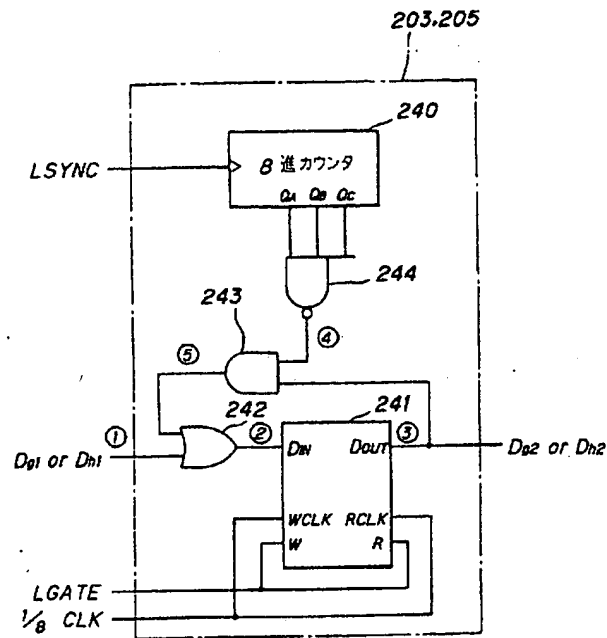
第 25 図



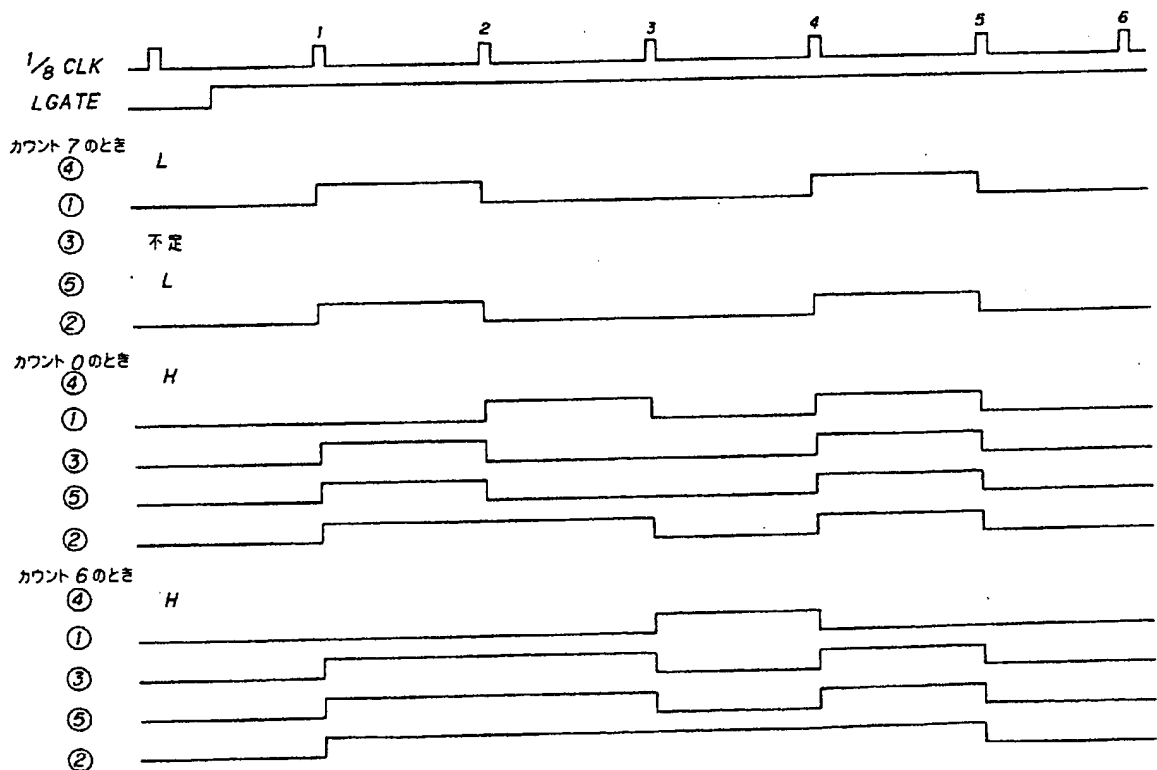
第 26 図



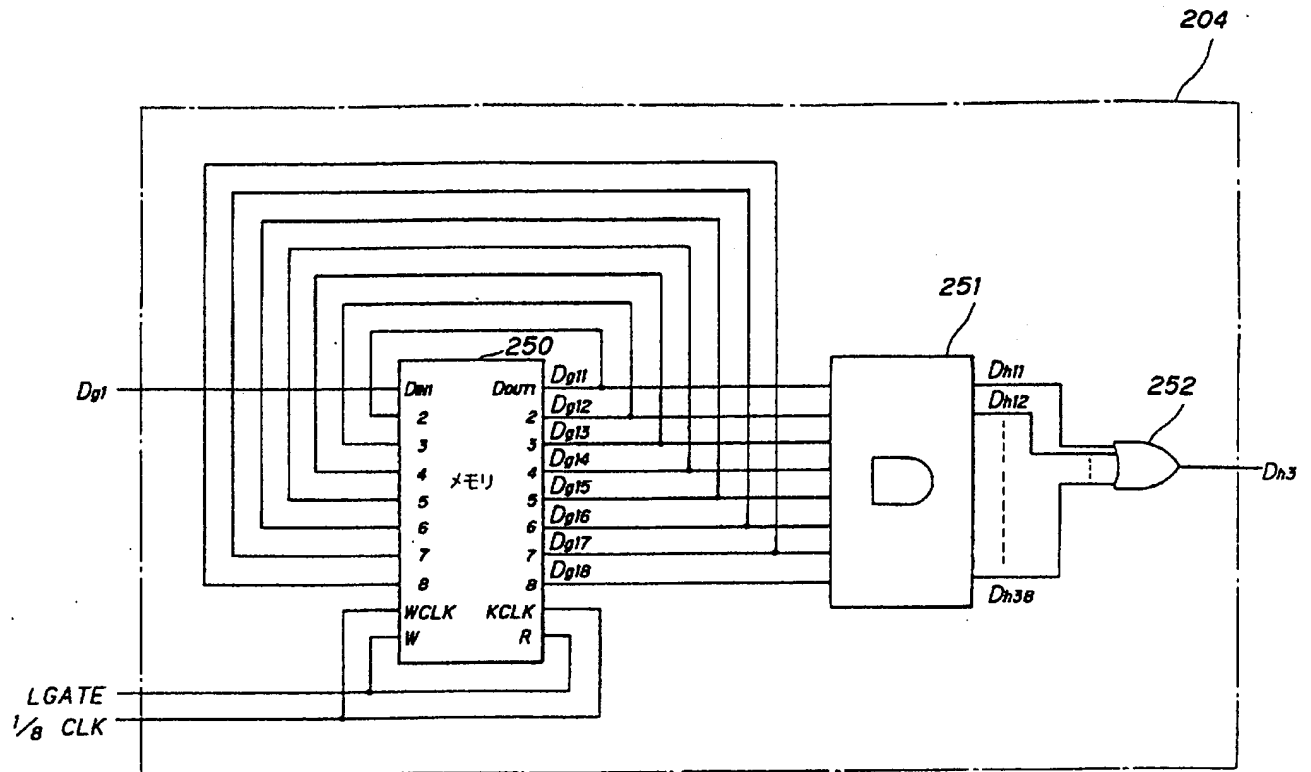
第 27 図



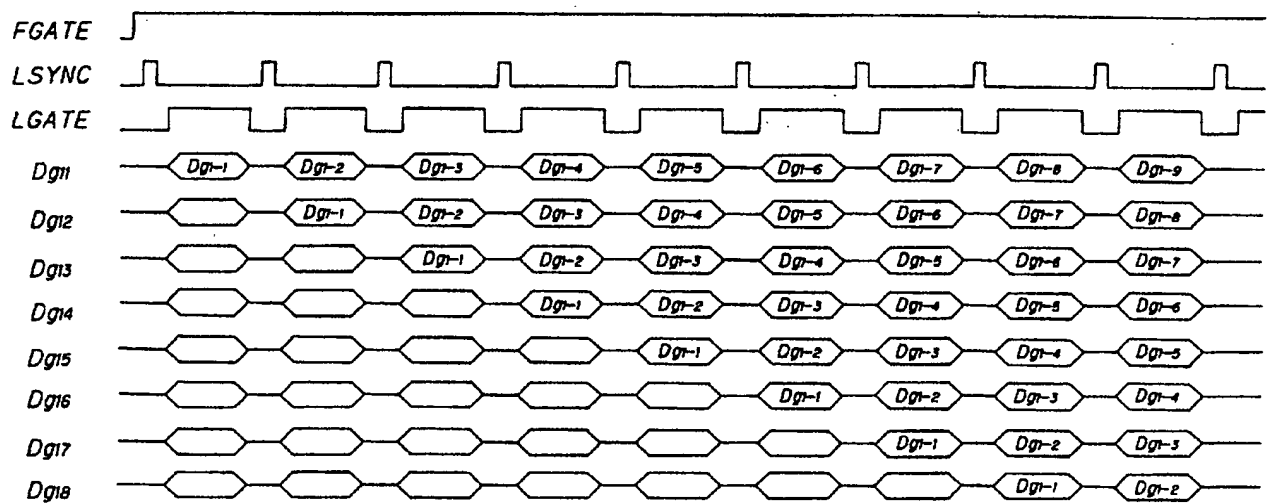
第 28 図



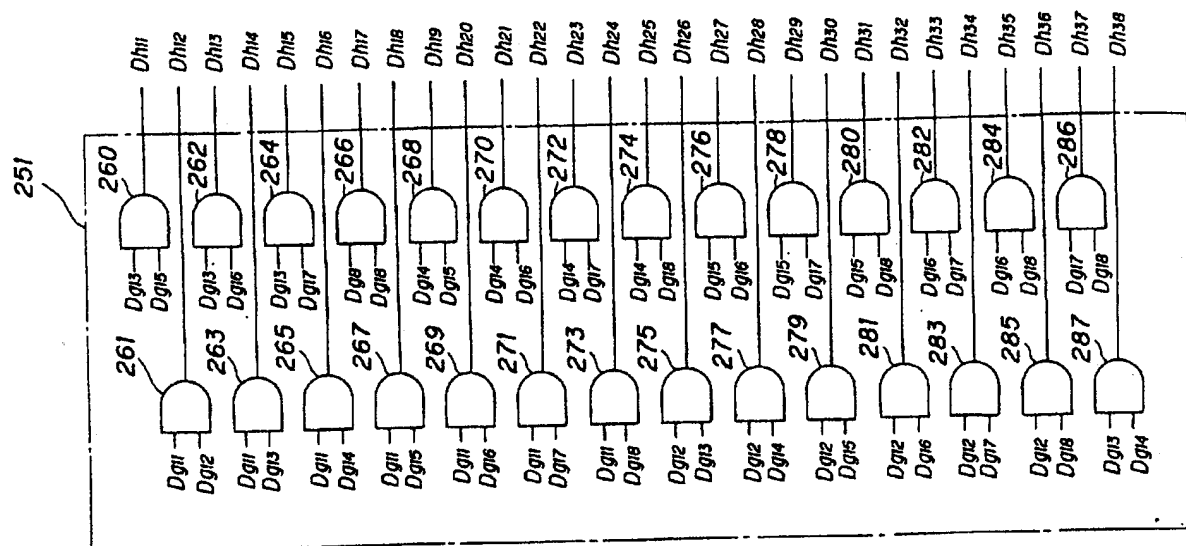
第 29 题



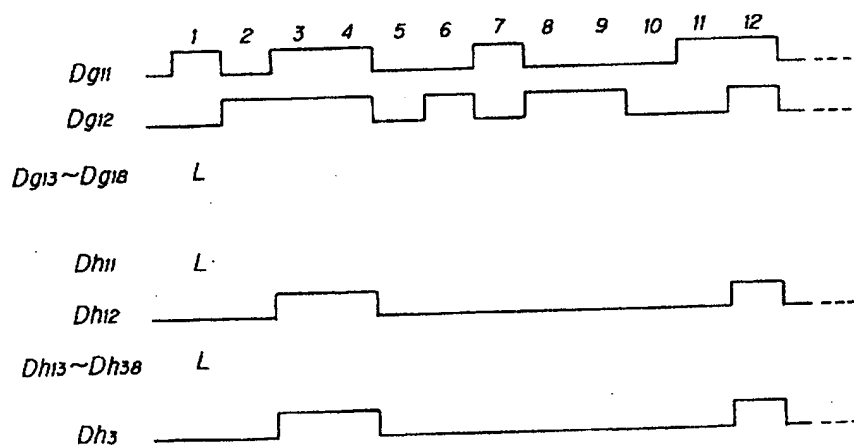
第 30 题



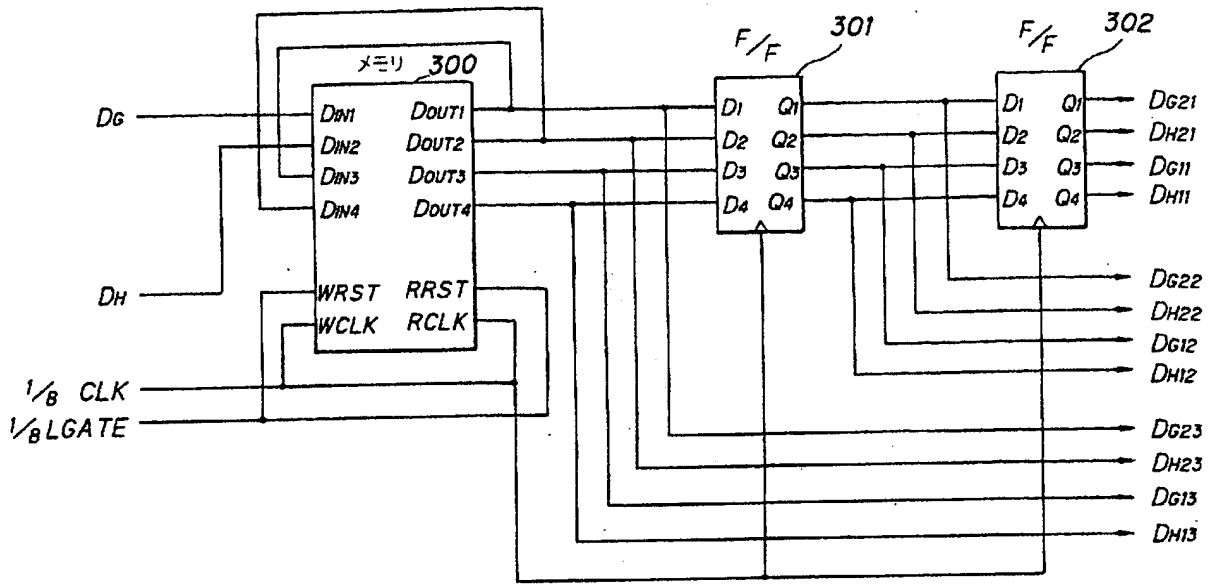
第 31 回



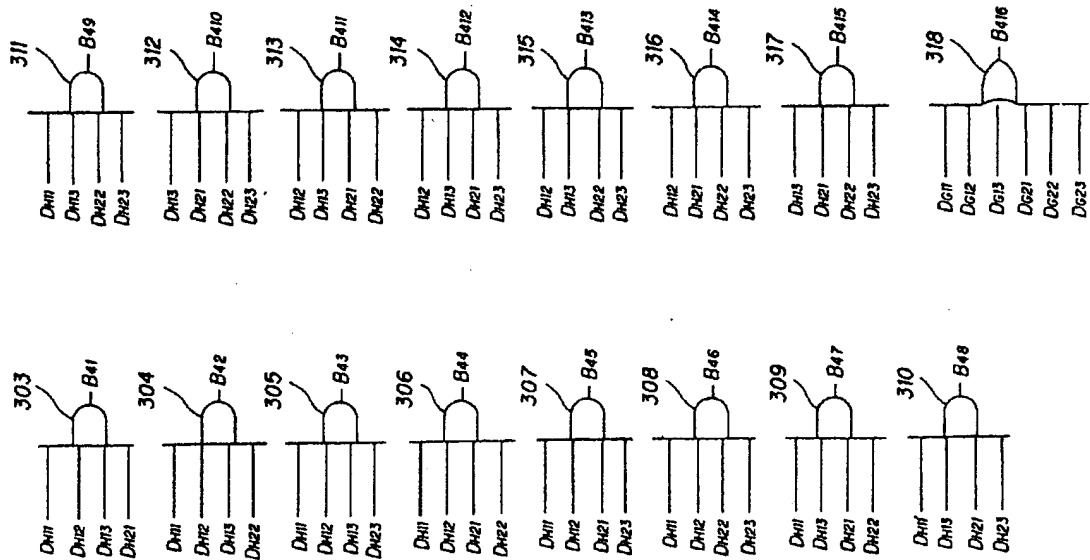
第 32 题



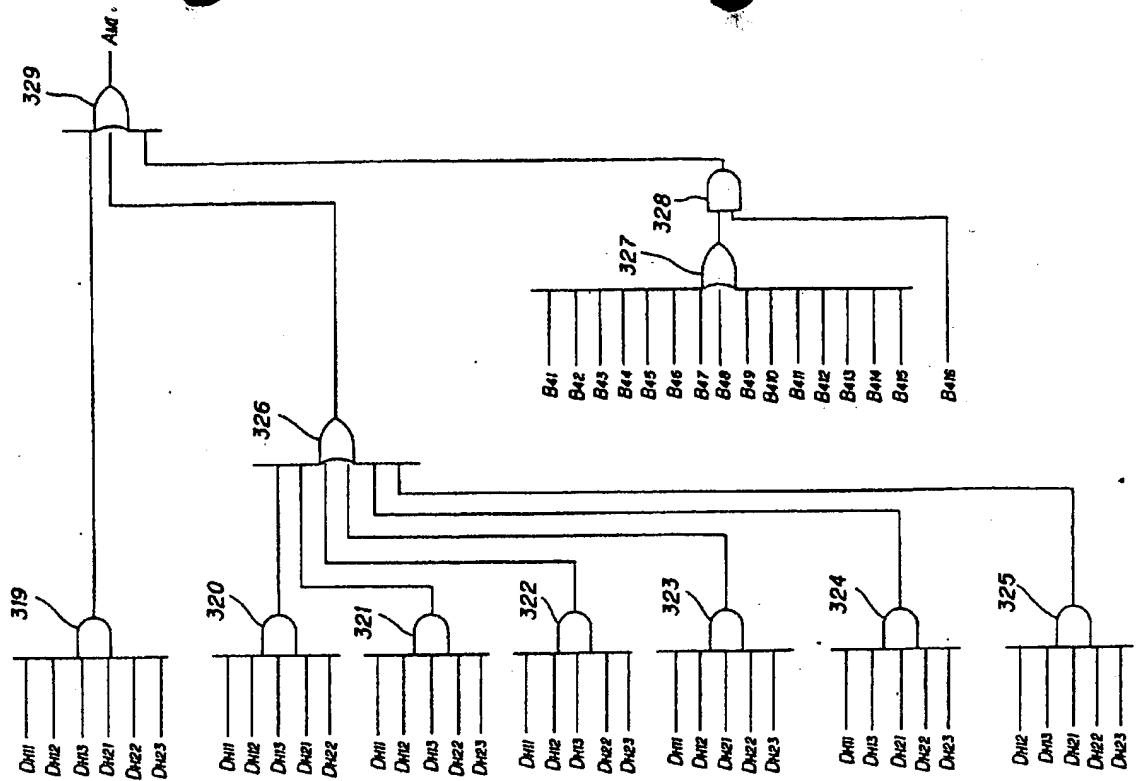
第 33 図



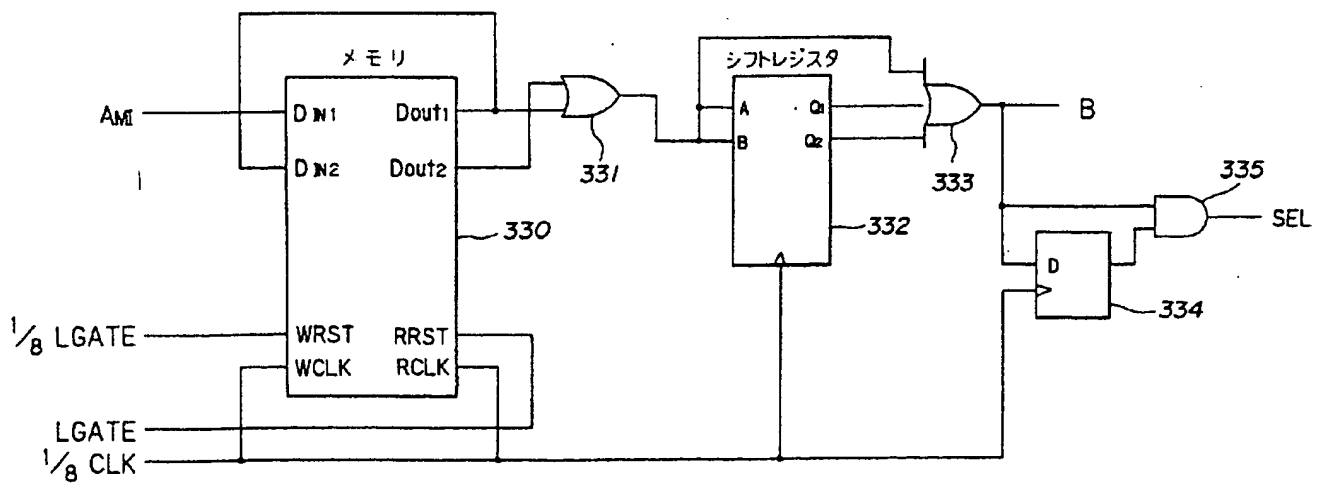
第 34 図



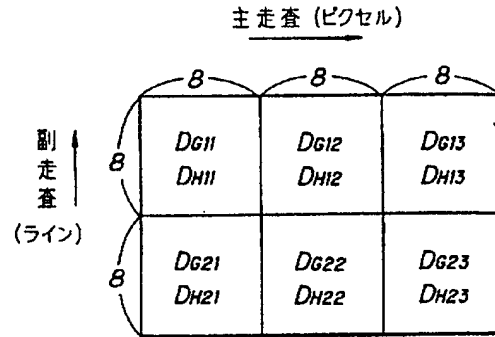
第 35 図



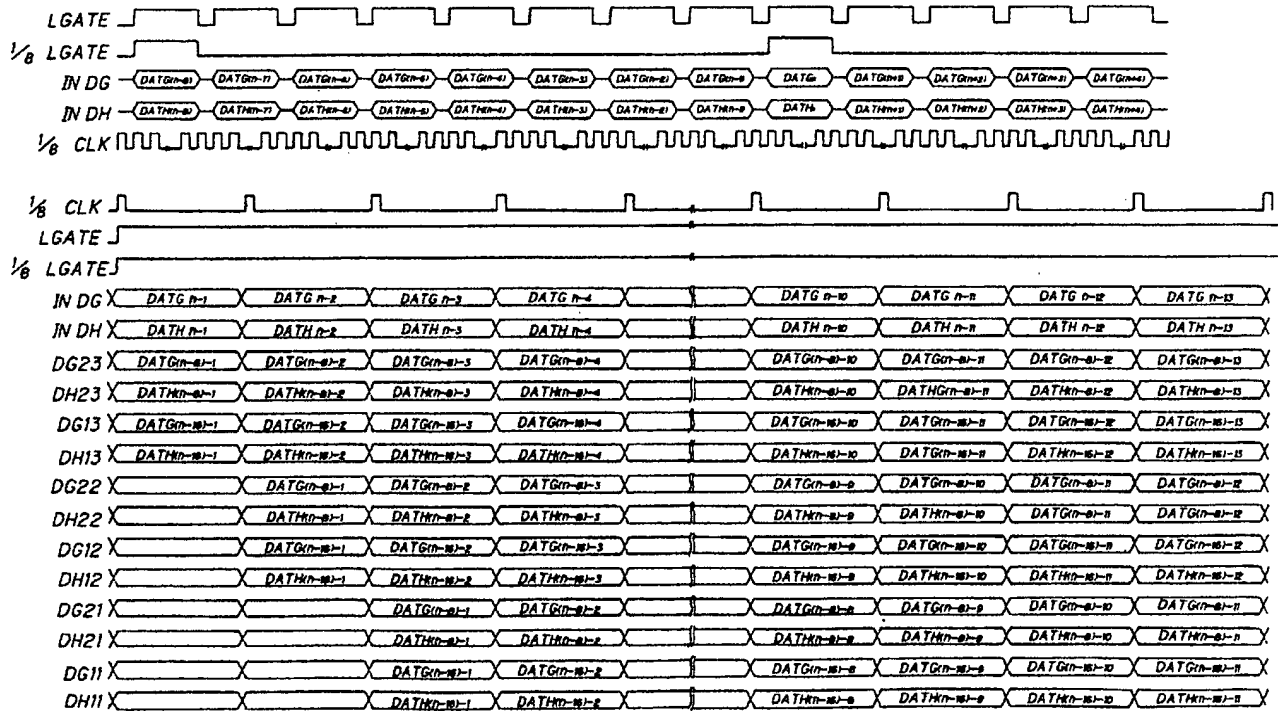
第 36 図



第 37 図



第 38 図



第 39 図

